

CT-3300B

Rev1

BUS_MASTER PCI MONOCHROME
IMAGE PROCESSING BOARD

ユーザーズマニュアル

第 2 版



大阪市北区本庄東3 9 15
サイバーテック株式会社

<http://www.cybertek.jp>

目次

1) はじめに	1
2) マニュアルガイド	1
2) - スムーズにお使いいただく為に (記載ページ)	1
2) - 本書は下記のマークを使用しています。	2
2) - 本書で使用している用語	2
3) CT - 3300B 製品内容リスト	2
4) ボードの装着とコンフィギュレーション	2
5) 付属ソフトウェアのインストール	4
5) - Windows へのインストール	4
5) - MSDOS へのインストール	4
6) ボード上の設定と変更	5
6) - ディップスイッチ設定	5
6) - ユニバーサル接続エリア	6
6) - - 1) 8ピン (HR10A) の接続	6
6) - - 2) WEN 信号の終端	6
6) - ビデオ信号の調整	6
6) - - 1) OFFSET VR	6
6) - - 2) INPUT GAIN VR	6
7) ビデオ機器との接続	6
7) - BNC コネクタを使用	7
7) - HR10A カメラ用マルチコネクタを使用	7
8) 画像の取込	8
8) - ボードの機能と動作概要	8
8) - - 1) 画像の取込制御とタイミング	9
8) - - 2) 標準画像の取込	9
8) - - 3) 高精細画像の取込	9
8) - - 4) カメラトリガ (WEN 信号) による取込	10
8) - - 5) 外部同期出力	10
8) - - 6) R/R 制御	10
8) - - 7) 入力ルックアップテーブル (LUT)	11
9) 付属ソフトウェア	11
9) - Windows ソフトウェアの実行	11
9) - MSDOS ソフトウェアの実行	11
9) - - 1) 画像セーブ	12
9) - - 2) I/O デバッグコマンド	12
9) - - 3) PCI レジスター表示	12
10) コントロールレジスター	13
10) - コントロールレジスター一覧表	13
10) - コントロールレジスター・初期値 & 設定値	13

10)	-	コントロールレジスタ・全ビットアサイン表	14
10)	-	コントロールレジスタ0の各ビットの出力機能	16
10)	-	- 1) TRIG_MODE (D3), START (D0)	16
10)	-	- 2) ODD (D2), EVEN (D1)	16
10)	-	- 3) TRGS1, TRGS0 (D5, D4)	16
10)	-	- 4) TRIG_DIR (D6)	16
10)	-	- 5) TRGSE	17
10)	-	- 6) TERM_ON (D8)	17
10)	-	- 7) CURR_INT_RST (D9)	17
10)	-	- 8) ALL_INT_RST (D10)	17
10)	-	- 9) EXT_SYN (D11)	17
10)	-	- 10) S8_10 (D12)	17
10)	-	- 11) INTR_ENABLE (D13)	17
10)	-	- 12) F_SHUT (D14)	18
10)	-	- 13) FSE0 (D15)	18
10)	-	- 14) LUT_Data (D25 - D16)	18
10)	-	- 15) LUT_WE (D26)	18
10)	-	- 16) CTRG_POL (D27)	18
10)	-	- 17) WEN_POL (D28)	18
10)	-	- 18) WEN_STT (D29)	18
10)	-	- 19) R/R (D30)	19
10)	-	- 20) FSE1 (D31)	19
10)	-	コントロールレジスタ0の各ビットの入力機能	19
10)	-	- 1) UNDER_WRIT (D0)	19
10)	-	- 2) D1, D2	19
10)	-	- 3) FRAME_INDEX (D3)	19
10)	-	- 4) D6 - D4	19
10)	-	- 5) EX_TRIG_IN (D7)	19
10)	-	- 6) INT0 ~ 2 (D10 - D8)	19
10)	-	- 7) DFV (D11)	20
10)	-	- 8) D14 - D12	20
10)	-	- 9) D15	20
10)	-	- 10) LUT_Data (D25 - D16)	20
10)	-	- 11) D26	20
10)	-	- 12) D30 - D27	20
10)	-	- 13) D31	20
10)	-	ビデオレジスタ1	20
10)	-	- 1) H_START, V_START (D10 - 0)	21
10)	-	- 2) V/H (D14)	21
10)	-	- 3) WE (D15)	21
10)	-	- 4) H_TOTAL (D26 - 16)	21
10)	-	- 5) CLP_POS (D27)	21
10)	-	- 6) CLK_1/2X (D28)	22
10)	-	- 7) MAN_CLK (D29)	22
10)	-	- 8) SYN_OUT (D30)	22
10)	-	- 9) FSL0 (D31)	22
10)	-	ビデオレジスタ2	22
10)	-	- 1) H_SIZE, V_SIZE (D10 - 0)	23

10)	-	-	2) V / H (D 1 4)	23
10)	-	-	3) WE (D 1 5)	23
10)	-	-	4) V _ T O T A L (D 2 6 - 1 6)	23
10)	-	-	5) V C F _ D T (D 2 9 - 2 7)	23
10)	-	-	6) V C F S L (D 3 0)	24
10)	-	-	7) F S L 1 (D 3 1)	24
10)	-		転送レジスタ 1	24
10)	-		転送レジスタ 2	24
10)	-	-	1) H _ C A L (D 1 0 - 0)	25
10)	-	-	2) H C A L _ M D (D 1 2 - 1 1)	25
10)	-	-	3) F R A M E _ C O U N T (D 2 9 - 1 6)	25
10)	-	-	4) F C R E (D 3 0)	25
10)	-		転送レジスタ 3	26
10)	-	-	1) V _ W O R D _ I N T E R L E A V E (D 2 2 - 0)	26
10)	-	-	2) A L T B (D 2 8)	26
10)	-	-	3) S _ M (1 , 0) (D 3 0 , 2 9)	26
10)	-	-	4) T R S E (D 3 1)	27
11)			画素アドレスとメモリーアドレスとの対応	27
11)	-		セパレートモード (標準画像)	27
11)	-		プログレシブモード	27
11)	-		ピクセルフォーマット	28
11)	-	-	1) 8ビット (256 階調) 時	28
11)	-	-	2) 10ビット (1024 階調) 時	28
12)			アプリケーションプログラムの開発	28
12)	-		Windows (98, ME, 2000, XP, Vista) のアプリケーション開発	28
12)	-	-	1) 転送バッファのサイズ変更	29
12)	-	-	2) Visual Basic のアプリケーション開発	29
12)	-		Linux のアプリケーション開発	29
12)	-		DOS のアプリケーション開発	30
13)			CT - 3300B (3) オプションの取り付け	30
14)			仕様	30
14)	-		入力ビデオ信号	30
14)	-		入力ックアップテーブル	30
14)	-		量子化精度	30
14)	-		画素構成	30
14)	-		サンプリングクロック	31
14)	-		遮断周波数可変 L P F	31
14)	-		画像の取込	31
14)	-		カメラ制御	31
14)	-		トリガ信号入出力	31
14)	-		バス形式	31
14)	-		最大転送速度	31
14)	-		消費電流 (M a x)	31

14) -	標準画像取込時のCT - 3300Aとの相違点	31
14) -	CT - 3300Aとの共用	31
15) 困った時	・ トラブルシューティング	32
	SUPPORT CHART	33

図 表 目 次

図 1)	ボード外観・配置図	5
図 2)	A部詳細図	5
図 3)	ピン・パターン図	6
図 4)	パネル面配置図	7
図 5)	VS入力時のDip - SW設定	7
図 6)	HD、VD入力時のDip - SW設定	7
図 7)	機能ブロック図	8
図 8)	転送画像領域	9
図 9)	LUT入出力図(デフォルト)	11
図 10)	クランプ位置	22

ご注意 ・ 本書の内容及び本製品は、改良の為、将来予告なく変更させていただく場合がございますのであらかじめ、ご了承下さい。

お問い合わせについて ・ 本書の内容や動作について不明な点がございましたら、ご質問内容をFAXにて、巻末の質問用紙(SUPPORT CHART)に必要事項を記入してお送りください。E-mailの場合は、巻末の質問用紙と同等の項目を書き添えてお送りください。但し、添付のソースプログラムの内容や、お作りになった固有のプログラムにつきましては勝手ながら、ご質問にお答えすることができませんので、予めご了承下さい。また、表紙下部記載URLのWeb SiteにもFAQ(よくある質問)やHOW TO(使い方)等を掲載しておりますのでご利用下さい。

E-mail: support@cybertek.jp

1) はじめに

この度はモノクロビデオ信号用キャプチャボード・CT-3300Bをご購入頂き、誠に有難うございます。

本製品は、HR10Aカメラ用3マルチコネクタを備え、標準モノクロビデオ信号や倍速駆動ビデオ信号は基より、アナログ高精細画像の取込が可能な、ビデオキャプチャボードです。

高精細画像信号では、幅広い基準クロックが生成できるVCOおよびPLLを備え、そのサンプリングに必要な周波数可変型LPFを備えておりますので、1.0Vp-pのビデオ信号を出力するあらゆるビデオ機器から映像を入力頂くことが可能です。

また、高精細画像の復号映像信号を同軸ケーブル1本で接続頂くことも可能です。

本書の前半は、ご使用に当たっての一般的な内容について書かれています。後半は主に、技術情報や、本ボードを制御する為の情報が記述されています。添付ソフトウェアのファイルの一覧および来歴はREADMEファイル(製品添付のディスク内のルートディレクトリ)をご覧ください。添付ソフトウェアの出荷バージョンは、VERSION.TXT(ルートディレクトリ)内にテキスト形式で入力されております。

また、Windows用の、プログラムの使用方法はREADME.TXT(WINDOWSディレクトリ)に、ドライバやライブラリは、DRIVER.TXT、PROGRAM.TXT(WINDOWS¥SRCディレクトリ)内にそれぞれ説明がございます。

本ボードの機能を十分に活用頂くために、ご使用前に本書をよくお読み頂けますようお願い申し上げます。

2) マニュアルガイド

2) - スムーズにお使いいただく為に(記載ページ)

1 内容の確認

開梱時、添付品等の内容をご確認下さい。



3) CT-3300B製品内容リスト
ページ 2

2 ボードの装着

ボードをPCIの空きスロットに装着してください。



4) ボードの装着とコンフィギュレーション
ページ 2

3 ソフトウェアインストール

製品に添付の付属ソフトウェアをインストールしてください。



5) 付属ソフトウェアのインストール
ページ 4

4 ビデオ機器との接続

ビデオ機器と接続してください。



0
ビデオ機器との接続

5 付属プログラムの実行

付属ソフトウェアを動作させて、ボードの動作確認を行なってください。



9) 付属ソフトウェア
ページ 10

2) - 本書は下記のマークを使用しています。



特に気をつけていただきたい注意事項を示します。



技術情報・・・プログラミング等を行なう為のハードウェアの知識や解説を行なっています。必要の無い場合はとばしてお読み下さい。

2) - 本書で使用している用語

Windows・・・本書では、Windows単独の表現は、特に断りがない限り、Windows 98, ME (Millennium), 2000, XP, Vista及び将来のバージョン全てを含むことを意味します。

標準画像・・・本書では、640H x 512(486)VのRS-170A、倍速駆動信号およびそのサイズのプログレッシブ信号の取込画像を意味します。

外部同期基準・・・画像の取込スタートのタイミングを、ビデオ入力コネクタに入力されている信号のVD(垂直同期信号)を基準にします。通常は、入力されている信号にGEN-LOCKした、内部で生成されたVDが基準になります。この内部のVDは入力信号が無い場合やドロップアウトした場合に、補完して生成しています。この為、ビデオカメラにランダム(VD)リセットを掛けて使用する場合や、間欠的にフレームが発生している様な信号は、外部同期基準を使用すると取込み易くなります。外部同期基準設定時は画像の取込スタートのタイミングのみ入力信号のVDを基準にし、取込スタート後は、外部同期基準がOFF時と同様、内部の基準(同期信号)を採用します。

EVENフィールド・・・本書では走査線を0からカウントしているため、第1フィールドを指します。

ODDフィールド・・・本書では走査線を0からカウントしているため、第2フィールドを指します。

セパレートモード・・・標準画像のフレーム全体を取込むモードで、EVENフィールドは転送メモリの前半分に、ODDフィールドは後ろ半分に分かれて格納されます。

3) CT-3300B製品内容リスト

CT-3300Bボード	1枚
保証書、ユーザー登録カード	各1枚
CD-ROM(付属ソフトウェア、ユーザーズマニュアル)	1枚
外部トリガ用コネクタプラグ(含 圧着ピンx3)	1式

4) ボードの装着とコンフィギュレーション

本ボードはPCのリソースを、I/O空間に28バイト、インタラプトラインを1本占有しますが、これらのアドレスは、PCI-BIOS(パソコンのシステム上に存在)がパソコンの立ち上げ時に自動的に割付を行いますので、装着前に設定する要素は有りません。パソコンの電源断を、よく確かめて、PCIスロットにCT-3300Bを装着して下さい。

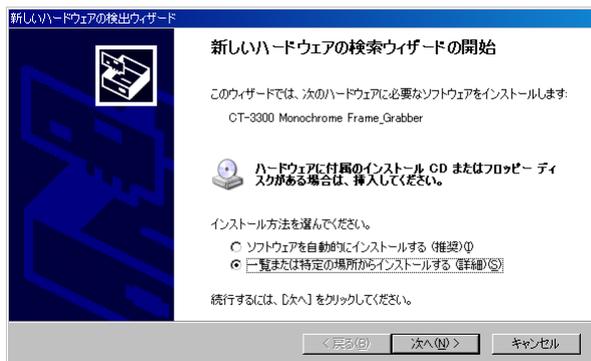
Windows-OSでは装着ご最初の立ち上げ時に、ダイアログボックスが現れますので、以下の説明に従ってドライバをインストールしてください。

Linux-OSでのドライバのインストールは、圧縮されたファイル内の"driver.txt"を参照ください(圧縮ファイルの復元方法は、12) - Linuxのアプリケーション開発、ページ29を参照ください)。

DOSでは、立ち上げ時の設定は必要ありません。

Windows (98, ME, 2000, XP, Vista) ドライバのインストール

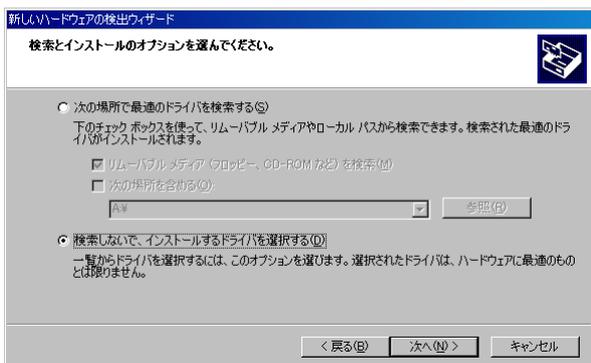
Windowsでは、ctdv30.sysドライバを(ctdv30.inf情報ファイルを元に)、製品付属のCD-ROM(またはFD)からインストールします。本説明で使用する図は、Win-XPの場合ですが(98、ME、2000、Vistaでは表れ方や内容が若干異なる場合があります)、ボードを最初にセットした立ち上げ時に現れる、「新しいハードウェアの検索ウィザード」で、CD-ROM(またはFD)をセットしたドライブから正しくインストールされるように下記の手順に従って実行してください(Win98/MEでは「ドライバ情報データベースを作成しています」のダイアログボックスが先に現れる場合があります)。また、下記の方法以外に、ダイアログボックス内で推奨されている方法でもインストールできます(但し、この方法では、検索に時間が掛かる場合があります)。



最初に表れる左図のダイアログボックスでは、
「**一覧または特定の場所からインストールする(詳細)(S)**」

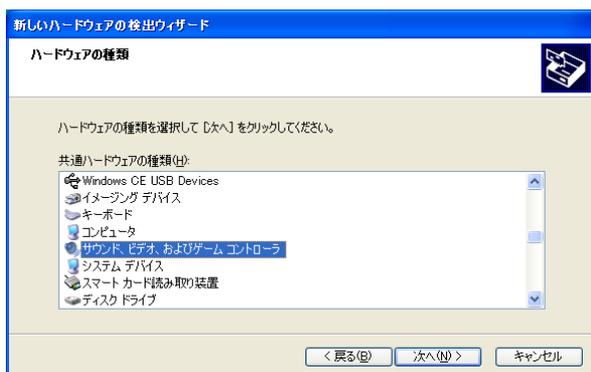
を選んで、[次へ]ボタンをクリックして下さい。

(Vistaでは、オンライン検索の選択ダイアログボックスが現れますが、「オンラインで検索しません」を選択して、ディスクからインストールを行ってください)。

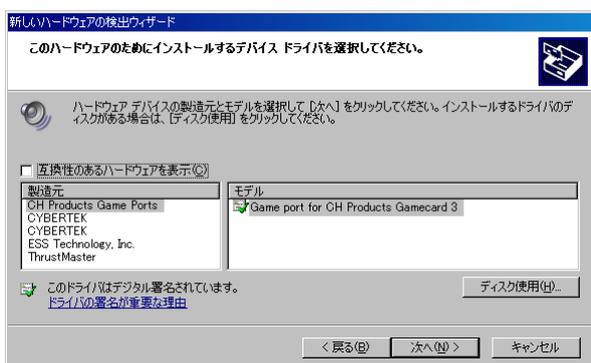


次に、
「**検索しないでインストールするドライバを選択する(D)**」

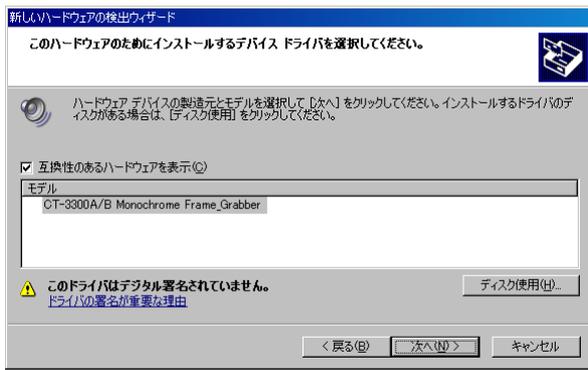
を選んで、[次へ]ボタンをクリックして下さい。



左図のダイアログボックスでは、
「**サウンド、ビデオ、およびゲームコントローラ**」を選択し、[次へ]ボタンをクリックします。



左図のダイアログボックスでは、
「**ディスク使用**」ボタンをクリックし、次に現れるダイアログボックス内で、製造元ファイルのコピー元に「D:¥」(CD-ROMまたはFDのドライブ)を指定して、[OK]ボタンをクリックし、[次へ]ボタンをクリックします。



インストールするデバイスドライバの表示枠に「CT-3300A/B Monochrome Frame_Grabber」の表示があることを確認して[次へ]ボタンをクリックします。

インストールの途中で

「…、Windows XP との互換性を検証する Windows ログテストに合格していません。…」のダイアログボックスが表れますが、無視して[続行]をクリックしてください(続行することによって、システムの動作が損なわれたり、システムが不安定になる

ことはありません)。

(Vistaでは、“このドライバソフトウェアをインストールします(I)”をクリックします)。

最後に、“CT-3300A/B Monochrome Frame-Grabber”のインストールが完了したことを知らせるダイアログボックスが現れますので、「完了」をクリックして下さい。

[複数枚装着時のご注意]



一台のPCに複数枚のCT-3300シリーズボードを装着される場合、同時に使用する他のバスマスター方式のPCIボードを含めた総転送容量がPCIバスの能力を超えないようご注意ください。因みに、倍速ビデオ信号を10ビットモードで連続キャプチャした場合のCT-3300B1枚当りの転送量は18.7Mバイト/sec程度です。また、高精細ビデオ信号の取込では大幅に転送量が増える場合があります。一方、33MHz PCIバスの最大転送能力は132Mバイト/secですがPCの性能によってはこれ以下の数値になりますので、余裕を持たせて少なめの枚数に抑えて装着してください。PCの能力を超えて実行した場合、画像の途中の複数の画素が抜けて歪んだ画像がキャプチャされます(この状態ではボード上のFIFOがオーバーフローを起こしインタラプトを発生していますので、ステータスを読み取ることで知ることができます)。

5) 付属ソフトウェアのインストール

5) - Windowsへのインストール

添付CD-ROMがドライブにセットされている場合は、ドライブを右クリックして“セットアップ(S)”を選択して実行するか、CD-ROMを再セットしてください。

インストール先のドライブ、ディレクトリーを確認するセットアップのダイアログボックスが現れますので、変更の必要が無ければ  ボタンをクリックしてセットアップを行って下さい。

(VistaではCD-ROMを再セット時、“セットアップの実行”を選択する必要があります。また、“認識できない発行元・・・”のダイアログボックスが表示されますが、[続行]をクリックして進めてください)。

XP以前のWindowsの場合、付属のディスクをドライブに挿入して、コントロールパネルの“プログラムの追加と削除”をダブルクリックしてもインストールが行えます。“プログラムの追加”を選択し“CDまたはDVD-(E)”ボタンをクリックし、“次へ”ボタンをクリックすると、挿入したドライブの“SETUP.EXE”が表示されますので“完了”をクリックして下さい。次に、インストール先のドライブ、ディレクトリーを確認するダイアログボックスが現れますので、変更の必要が無ければ  ボタンをクリックして下さい。

再インストールやアンインストールを行う時、Vmonitrプログラムで追加した新しいビデオパラメータが必要な場合、インストールされているディレクトリ内の“vmonitr.dfn”ファイルを、リネームするか、別のディスクやディレクトリに退避させておいてください。

5) - MS-DOSへのインストール

MS-DOS、PC-DOS等でご使用の場合は、ディレクトリ等ご使用の環境を生成してコピーしてご利用下さい。

6) ボード上の設定と変更

下図(図1)に、ボードの外観及びボード上の配置図を示します。

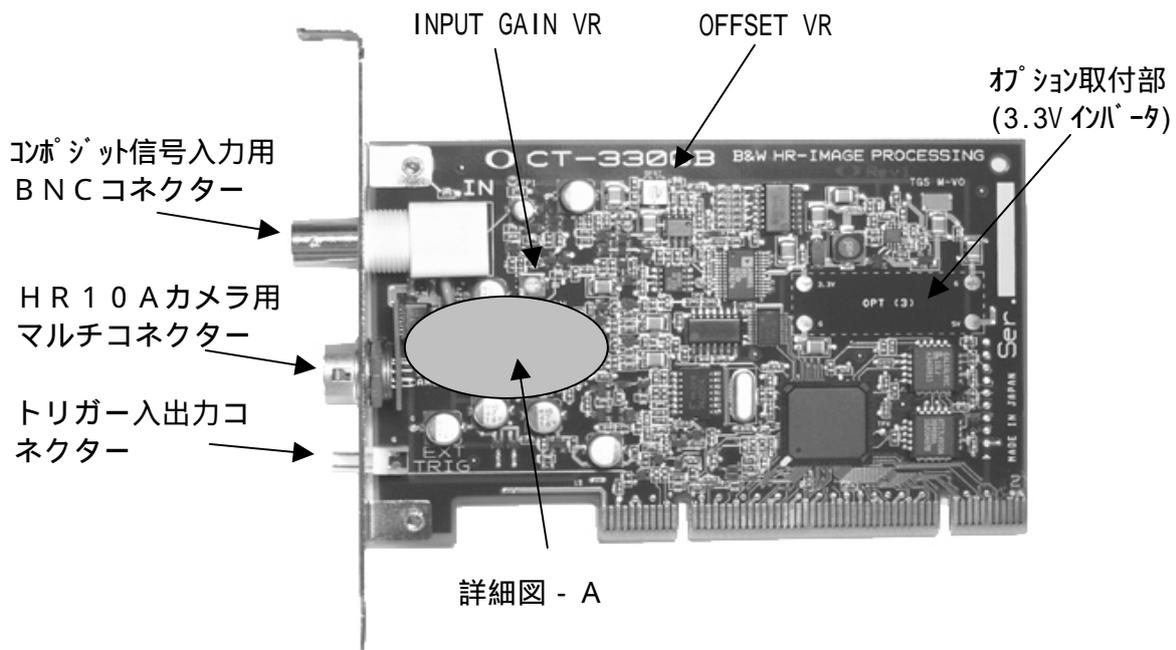


図1) ボード外観・配置図

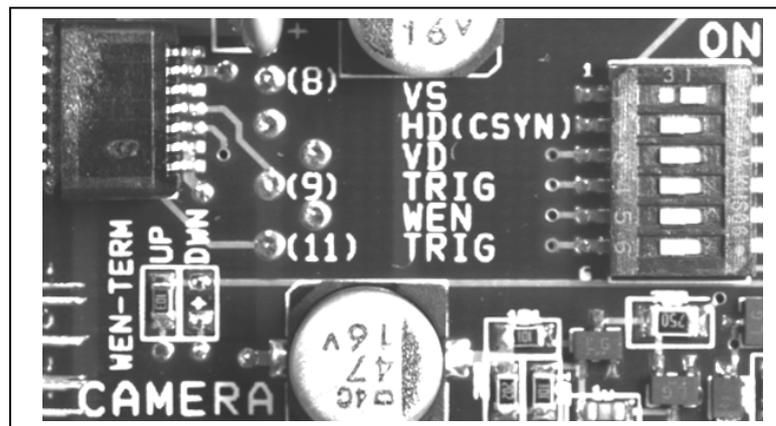


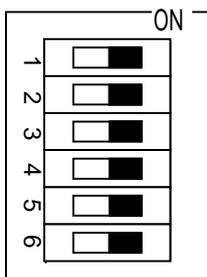
図2) A部詳細図

6) - ディップスイッチ設定

ディップスイッチの各機能の設定は下表の通りです。各SWは、スライドレバーを右側にスライドした時“ON”になります。

SW No.	SW名	機能	説明(ON時)
1	VS	入力SYNC (HD)の選択	SYNCをデジタル信号から分離 SYNCをHR10Aコネクタから入力
2	HD(CSYN)		
3	VD	入力VD	VDをHR10Aコネクタから入力
4	TRIG 2	カメラ出力(2)	HR10Aコネクタの9ピンから出力
5	WEN	WENスタート	WENスタート時に使用
6	TRIG 1	カメラ出力(1)	HR10Aコネクタの11ピンから出力

注) SW 1, 2は同時にONに設定しないでください。



6) - ユニバーサル接続エリア

“図 2) A部詳細図”の左部はユニバーサル接続エリアで、HR10Aコネクタの8ピンへの結線とWEN信号使用時の終端抵抗の変更が行なえます(但し、この作業はハンダゴテや専用工具が必要になりますので、専門の技術者が作業を行なってください)。

6) - - 1) 8ピン(HR10A)の接続

HR10Aコネクタの8ピンは、NC(無接続)状態です。このピンをトリガ等に使用するカメラ等では、下部のピンと結線してご使用下さい(AWG22/0.3mm²程度以下のジャンパー線をご用意下さい)。下図(図3)はパターン上のピン位置とそれが接続されているピンNo.を示します。8pin以外のピンはDip-SWと接続していますが、Dip-SWの各ビットを“ON”にしない限り、内部回路とは接続されません。

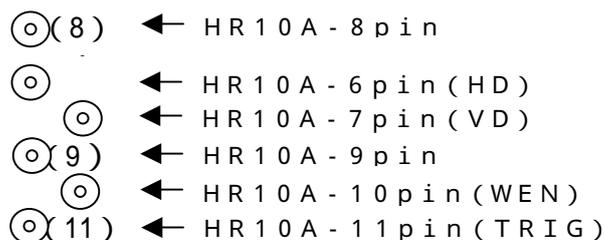


図3)ピン・パターン図

6) - - 2) WEN信号の終端

WEN信号ご使用時の終端抵抗は、出荷時10kΩで5Vにプルアップされています。より低いインピーダンスで終端する必要がある場合は、プルアップ側の抵抗を変更し、プルダウン側にも抵抗を追加してください(例えば、プルアップ側220オーム、プルダウン側330オーム)。プルアップ抵抗は、図2)の左下部の“WEN-TERM”表記の“UP”部、プルダウン抵抗は“DWN”表記部に1608サイズのチップ抵抗を装着します。

6) - ビデオ信号の調整

出荷時には、規定レベルに調整されておりますので、通常は調整する必要は有りません。特殊な用途等で、調整の必要が有る場合は、図1)ボード外観・配置図で位置を確認して、下記の要領で調整して下さい。

6) - - 1) OFFSET VR

A/Dに入力される画像信号のペDESTALのゼロレベルを調整します。右回しで+方向に移動し、A/Dの変換値(オフセット)は大きくなります。

6) - - 2) INPUT GAIN VR

A/Dに入力される画像信号のゲインを調整します。右回しで大きくなります。

7) ビデオ機器との接続

図4にパネル面のコネクタの配置を示します。コンポジットビデオ信号の入力は、BNCコネクタまたはHR10Aコネクタのビデオ入力ピンいずれかに接続して下さい。HR10Aコネクタご使用の場合の接続ケーブルは、CCXC-12P-N(Sony社)またはDTXC-12P-S(弊社型式:オプシヨ)をご用意下さい(はケーブルの長さ:2,5,10m)。外部トリガ入力をご使用の場合は、添付のプラグに結線してご使用ください。BNCコネクタとHR10Aカメラ用マルチコネクタのビデオ入力ピンは内部で繋がっていますので、両コネクタから同時にビデオ入力しないで下さい。

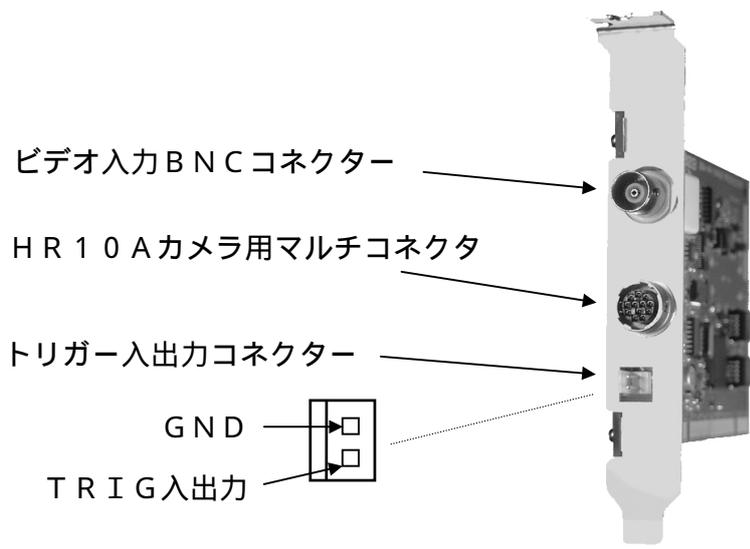


図 4) パネル面配置図

7) - BNCコネクタを使用

BNCコネクタ、またはHR10AコネクタのVideo入力ピンからコンポジットビデオ信号(VS)のみで入力の場合は、Dip-SW設定は下図のように設定して下さい(出荷時の設定)。

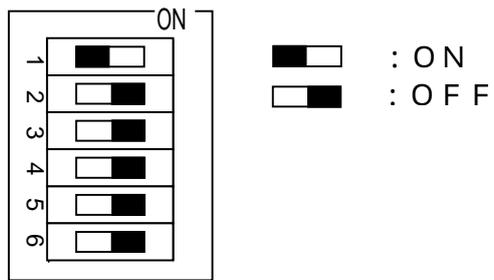


図 5) VS入力時のDip-SW設定

7) - HR10Aカメラ用マルチコネクタを使用

DC+12V

本コネクタよりカメラに電源供給する場合の供給可能な最大電流は、0.75Aです。制限電流を超えて使用すると、電流制限ヒューズ(自動復帰型素子/ポリスイッチ)により、供給が遮断されます(供給OFFにて復帰します)。また、本コネクタの電源は、ボード上に装着されたコンデンサによって平滑されておりますが、PC内の電源から供給されておりますので、ご使用のPCとカメラの組み合わせによってはビデオ信号にノイズが混入する場合があります。この症状が見られる場合はカメラの電源を別にご用意下さい。

HD、VD入力

同期信号を外部より入力する場合は、Dip-SW設定は下図のように設定して下さい(SW 4~6は必要に応じて設定変更して下さい)。HD、VDはTERM_ONビット(ページ17参照)を“1”に設定することで、75 終端できます。

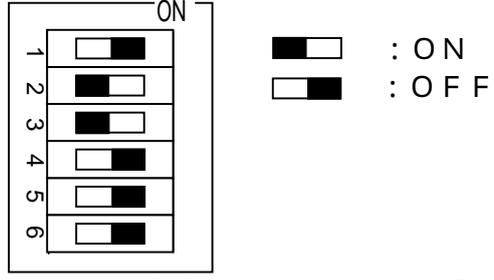


図 6) HD、VD入力時のDip-SW設定

同期出力

ボード内部で生成した同期タイミングでカメラ等を制御します。SYN_OUTビット(ページ22参照)を“1”に設定することで、同期(HD、VD)信号を出力します(Dip-SW設定は任意)。

カメラTRIGの使用

カメラTRIG使用の場合は必要な4～6のDip-SWを“ON”に設定してください。

HR10Aコネクタ・ピンアサイン表を下記に示します。

ピンNo	信号名
1	GND
2	DC+12V
3	GND(Video)
4	Video入力
5	GND(HD)
6	HD入/出力
7	VD入/出力
8	NC
9	TRIG出力2
10	WEN入力
11	TRIG出力1
12	GND(VD, etc)

コネクタ型式：HR10A-10R-12SB / ボード側
新EIAJ12ピンコネクタ・ピンアサインメントに対応

8) 画像の取込

8) - ボードの機能と動作概要

下図(図7)に本ボードの機能ブロック図を示します。

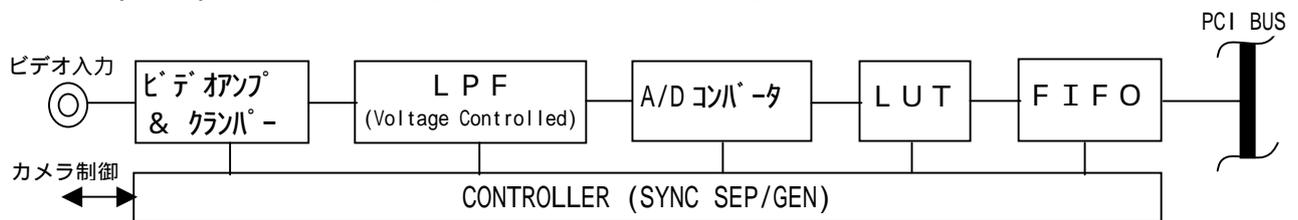


図7) 機能ブロック図

BNCまたはHR10Aコネクタから入力されたビデオ信号は、A/Dコンバータの入力レベルに直流再生、スケーリングされ、LPFを通して折り返し歪の発生を抑え、A/Dコンバータに入力されます。このLPFの遮断周波数は電圧によって可変できますので、VCFレジスタを設定する必要があります。標準または倍速信号(MAN_CLK=0)時には、自動的に設定されますが、高精細画像入力(MAN_CLK=1)時には、VCFレジスタにナイキスト周波数(サンプリングクロック周波数の1/2)に相当する設定値を設定する必要があります(VCFレジスタへの設定値の計算式は、ページ23、VCF_DT(D29-27)を参照下さい)。A/Dコンバータに入力されるサンプリングクロックの周波数は、水平総クロック数(H_CLKT)と入力されているビデオ信号の水平走査周期によって決定され、VCOおよびPLLによって生成されています(生成されるクロック周波数の計算式は、“高精細画像の取込”次ページを参照下さい)。

A/Dのデジタル出力は、LUTを通してテーブル変換され(ページ10参照)FIFOに送り込まれます。FIFOは、32ビット/ワード×256の深さを持つメモリで、先に入ったワードからPCIバスに送り出されます。

下図(図8)の転送画像領域のデータが転送(バスマスターDMA)されます。1単位の転送量(VDから次のVDまで)は、(H_SIZE × V_SIZE × 1画素当りのバイト数)になります。下図の各要素は、ビデオレジスタ1, 2(ページ20)によって設定します。

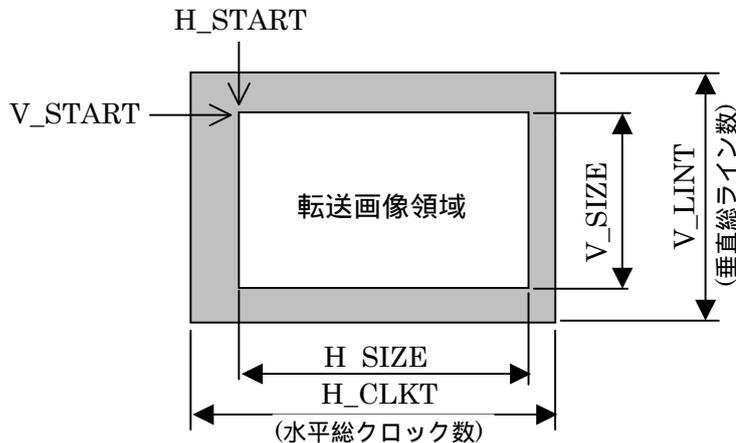


図 8) 転送画像領域

8) - - 1) 画像の取込制御とタイミング

本ボードで画像を取込むためには、ビデオレジスタ 1, 2、転送レジスタ 1 ~ 3 およびボード制御レジスタを正しく設定して頂く必要があります。特に、転送レジスタ 1 の START_ADDRESS は、システム領域とオーバーラップしないよう細心の注意を払ってください(Windows_OS では、このレジスタを含め大部分のレジスタをドライバが設定します)。

画像の取込は、ボード制御レジスタのスタートビットまたは外部トリガ(またはWEN)によってスタートしますので、制御レジスタの設定は、ボード制御レジスタの必要なビット、ビデオレジスタ、転送レジスタの順にセットし、最後にTRSEビット(転送レジスタ 3 の転送許可ビット、D31)を“1”にセットします。コントロールレジスタの詳細は、ページ13以降を参照下さい。

画像の取込は、下記の 1 回のみ、または連続が指定できます。いずれも画像の取込開始位置は、必ずスタート後の最初に出会うVD(垂直同期)からとなります。

シングルショット(1画面)取込

1 回の指令で 1 画面のみ取込みます。1 画面の構成は F_SHUT(ページ 18 参照)、ODD,EVEN(ページ 16 参照)ビットの設定によって異なります。外部トリガからの信号入力による指令の場合は、1 画面幅以下のパルスを入力することで 1 画面を取込みます。常に START_ADDRESS から画像が取込まれます。

連続取込

スタート指令から連続して画像を取込み続けます。画面の構成は F_SHUT(ページ 18 参照)、ODD,EVEN(ページ 16 参照)ビットの設定によって異なります。プログラムスタートの場合は、TRIG_MODE と START ビットを同時に“1”を設定して維持します(ページ 16 参照)。外部トリガからの信号入力による指令の場合は、アクティブ状態を維持します。取込の終了は、指令が解除されたフレーム(またはフィールド)を最後まで取込んで終了します。フレームカウンタ使用時(FRAME_COUNT、ページ 25 参照)は、カウントアップ(Terminal_Count)で終了し、プログラムスタート時は終了時、TRIG_MODE ビットをリセットします。外部トリガ入力時は、この場合、一旦ノンアクティブに戻さないと、次のスタートを受け付けません。画像は、ストレージモード(S_M1,0、ページ 26 参照)に対応したエリアに順次格納されます。

8) - - 2) 標準画像の取込

640H x 486V サイズの、標準信号(RS-170A)、倍速駆動信号およびプログレッシブ信号を取込みます。電源ON時またはリセット時は、標準画像を取込める状態にセットされていますので、特に必要がある場合以外は、V_SIZE レジスタ以外のビデオレジスタ 1、2 の設定は必要ありません(但し、高精細画像の取込等で設定変更された後は、各々のレジスタを該当値に再設定する必要があります)。MAN_CLK は“0”(AUTO)設定で使用します。

2:1 インターレース又はプログレッシブの倍速駆動信号入力時は、内部で自動判別して倍速処理を行ないますので、倍速駆動の設定は不要です。倍速駆動で動作しているかどうかは、DFV ビット(20ページ参照)のステータスを読み取ることで知ることができます。

8) - - 3) 高精細画像の取込

標準画像以外のプログレッシブ画像を取込みます。1.0Vp-pのアナログビデオ信号を出力する殆どの映像機器から入力頂けますが、高精細画像は、水平・垂直の画素数や走査周波数が規

格化されていない為、使用されるカメラや入力ビデオ機器に対して、ビデオレジスタの総ての要素をそれぞれ設定する必要があります。また設定時には、以下の使用上の制限がありますので、ご注意ください。また、高精細画像入力時は、MAN_CLKは“1”(MANU)に設定して使用する必要があります。

- 同期信号に等化パルスが埋め込まれている場合は、除去の設定をして下さい(25°-ジ参照)。復号映像信号入力時は、基本的に等化パルス除去の設定が必要です。
- 水平総クロック数(H_CLKT)は2048クロック(画素)以下、垂直総ライン数(V_LINT)は2048ライン以下でご使用下さい。
- サンプルングクロックを生成するVCOの発振可能な周波数は、7.5~40MHzの範囲です。現在入力されているビデオ信号に対するクロックの周波数は下式によって算出します。上記の範囲を超える設定で使用しないで下さい。

サンプルングクロック周波数 = 水平総クロック数(H_CLKT) × 水平走査周波数
サンプルングクロック周波数 > 17MHzの時、クロック倍率 = 1 (CLK_1/2X=1)
サンプルングクロック周波数 17MHzの時、クロック倍率 = 2 (CLK_1/2X=0)

になるようクロック倍率をCLK_1/2Xビット(°-ジ22参照)に設定します。

CLK_1/2X=0の時は、VCOは2倍の周波数を発振し、内部では2分周して1/2の周波数を使用します。VCO及び内部のPLLの引き込み時間は、最大0.3sec必要とします(周波数設定を最大スパン変更した場合の、安定するまでの引込み時間)。

- H_CALレジスタは、外部同期出力時及びドロップアウト補償時の水平走査周期、又は等化パルス除去時のタイミング生成に選択して使用します。本レジスタの設定可能な範囲は、21µsec~166µsecです(設定方法は、25ページ参照)。
- 水平同期信号の幅が288クロック以上の信号では使用できません。また、同時に、水平ラインの総クロック数が、580クロック(=H_CLKT)以下の設定では使用できません。

8) - - 4) カメラトリガ(WEN信号)による取込

ランダムトリガ等に対応するカメラをご使用時は、VDをリセットして取込むことができます(水平同期(HD)もリセットされるモードは内部PLLが不安定になる為使用できません)。

復号映像信号のみで入力の場合は、外部同期基準(°-ジ2参照)を設定して下さい(2:1インテラス信号時は、EXT_SYN=1を設定して下さい。プログレッシブ信号時(F_SHUT=1)は自動的に外部同期基準に設定されます。この時、EXT_SYN=1を設定すると外部同期基準がOFFになりますのでご注意ください)。

HR10Aコネクタを通して接続し、WEN__STTビット(°-ジ18参照)を“1”に設定することで、スタート指令はボードの取込に使用せず、カメラヘトリガ出力し、カメラから出力されるWEN信号で取込をスタートします。この時、カメラへのトリガ出力の極性は、CTRG_POLビットによって、WEN信号の入力極性は、WEN_POLビットで切り換えることができます(°-ジ18参照)。

プログラム制御時は、スタートビット(D0)を“1”にセットしてから、VDが出力されるまで“1”の出力が保持されます(連続モード(TRIG_MOD=1)はセットしないで下さい)。外部トリガコネクタからの入力信号はそのままのパルス幅でHR10AコネクタのTRIGピンに(極性を制御されて)出力されます。

8) - - 5) 外部同期出力

SYN_OUTビット(°-ジ22参照)を“1”に設定することで、ボード内部で基準同期信号を発生し、HR10AコネクタのHD、VDピンに同期信号を供給します(0-5Vの負極性出力に75Ωを直列終端)。同期信号は、ビデオレジスタ1、2及びH_CALレジスタの設定値に基づいて生成されます。特に、H_CALレジスタは水平走査周期を決定する重要な要素です(内部の基準クロック=12.271MHzを使用します。設定の詳細は、ページ25を参照下さい)。クランプ位置の設定がHD後縁の場合(CLP_POSビット、°-ジ21参照)は、Dip-SWの1(復号映像信号が入力されている場合)または2(HD出力を使用)を“ON”設定しておく必要があります。

8) - - 6) R/R制御

R/R(リスタート・リセット)制御に対応するカメラを、HR10Aコネクタを通して入力されている場合は、R/Rビット(°-ジ19参照)を“1”に設定することで、長時間露光して取込む

ことができます。R/R = 1 設定時は、自動的に前項の同期出力モードになります。プログラムによるスタート指令か、外部トリガコネクタへの入力信号の前縁毎にV D信号が出力されこの間隔が露光時間となりますので、最初のスタートパルスでの取込データは破棄してください。この制御では、プログラム制御での連続モード(TRIG_MOD=1)は設定しないで下さい。また、外部トリガ信号入力時はパルス信号で入力して下さい。

8) - 7) 入力ルックアップテーブル (LUT)

LUTはA/Dコンバータのディジタル出力とFIFOの間に位置して機能します(図7、ページ8参照)。LUTは電源が投入された後、書き換えない限り入力値と同一の線形なデータを出力します(図9、右図)。

LUTは入力と出力の関係をテーブルにより変換を行いますので、テーブルの値を書き換えることで、ガンマ補正などが容易に行えます。

テーブル値の書き換えはLUT REGISTERによって行います(10) - (14)、ページ18参照)。テーブル値は10ビット精度で構成されていますので、8ビットでご使用の時も10ビット精度で設定してください。

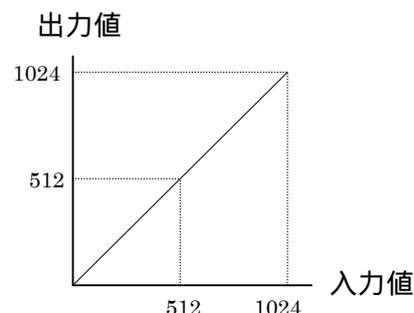


図9) LUT入出力図(デフォルト)

9) 付属ソフトウェア

本項に記載されていない最新の情報及びファイルの内容については、付属CD-ROM(FD)のルートディレクトリー内、“README”をお読み下さい。

9) - Windowsソフトウェアの実行

CT-3300Bの、Windowsサンプルアプリケーションプログラムとして、以下の内容が添付されています。以下のプログラムの動作方法は、“README.TXT”を参照下さい。

- ビデオモニター (VMONITR.EXE)



画像をパソコン画面上でモニターするためのプログラムです。メモリーフォーマット(MIX, EVEN, ODD, FRAME)、解像度を指定して表示できます。10ビットの画像精度を選択時は8ビットに変換して表示します。(Alternate バッファの一方を10 8ビットの変換に使用します)。

画像の保存、読み込みは、“BMP”または汎用フォーマット(ベタ形式)で行えます。但し、10ビットの画像精度を選択時は、汎用フォーマットのみをサポートです。画像のロード時の表示は取込時と同様8ビットに変換して行われます。添付プログラムは、GDI I/Fを使用しています(添付ソースを再コンパイルして DirectX I/F に変更することもできます)。

- ガンマ補正 (GAMMA.EXE)



ガンマ補正、反転等LUTをセットするプログラムです。このプログラムはコンソールアプリケーションです。“gamma /?”でコマンドライン入力のヘルプが表示できます。

9) - MSDOSソフトウェアの実行

MSDOS上で動作させる場合の、付属プログラムです。以下のプログラム中で用いる、BOARD_IDは、CT-3300Bを複数枚を同一のパソコンで使用する場合の識別子で、順に、0,1,2・・・に対応します。

9) - - 1) 画像セーブ

画像モードを指定して取込み、汎用フォーマットで画像を保存します。生成されたファイルは、WindowsのVMONITRでセーブされたファイルと同一の汎用フォーマットファイルとなります。DOS4GW.EXE(WATCOM-C/C++)が実行するディレクトリに必要です。

VSAVE [/ F filename] [Mn] [/ Bn] [/ Y] [/ ?]

/ F filename : 保存する汎用フォーマットのファイル名(拡張子は ".BMP" 以外)、
デフォルトのファイル名は、 " DFLT_VDO.DAT "。

/ Mn : 画像モード

n=0 : MIXモード (8ビット)

n=1 : EVEN単独 (8ビット)

n=2 : ODD単独 (8ビット)

n=3 : FRAMEモード (8ビット)

n=4 : PROGRESSIVEモード (8ビット)

n=5 : MIXモード (10ビット)

n=6 : EVEN単独 (10ビット)

n=7 : ODD単独 (10ビット)

n=8 : FRAMEモード (10ビット)

n=9 : PROGRESSIVEモード (10ビット)

n=10: XC - HR58

n=11: XC - HR70

n=12: TI - 1200

n=13: TI - 1250

/ Bn : n = BOARD_ID、複数枚使用している場合のボードID (デフォルトは 0)。

/ Y : Over Write 確認プロンプト無し。

/ ? : ヘルプ表示。

9) - - 2) I/Oデバッグコマンド

ダブルワード (32ビット) の I/O 入出力を行うデバッグ用コマンドです (Windows でも使用できます)。

OUTDW PORT DATA : OUTPUT

INDW PORT [/ Option] : INPUT

PORT : I/Oポートアドレス

DATA : R/Wデータ、OUTPUT時は桁数に応じた出力が実行されます。

2桁以下 . . . BYTE .

3桁以上、4桁以下 . . . WORD .

5桁以上、8桁以下 . . . DWORD .

Option :

/ B . . . BYTE .

/ W . . . WORD .

/ D . . . DWORD .

9) - - 3) PCIレジスター表示

現在のPCIコンフィギュレーションレジスターの内容を表示します (Windows でも使用できます)。

GETPCIX / D3300 [/ option]

Option :

/ B : BOARD_ID、複数枚使用している場合のボードID (デフォルトは 0)。

/ ? : ヘルプ表示のみを実行します。

例) getpcix / d3300 / b1

10) コントロールレジスタ

コントロールレジスタはI/Oにマップされたレジスタで、ボード内の各機能を制御し、IO_BASEから28バイト占有します。

コントロールレジスタを機能単位で制御する為、セットイネーブル(FSEN)が用意されています。このセットイネーブルビットはその機能単位の中のビットを制御したい場合に、“1”をセットすることで、注目する機能の制御をON/OFFできます。また、機能単位を選択して制御する為、機能選択(FSLN)ビットが用意されています。FSLNビットは1バイト内の2つの機能の一方のみを切換えて制御します(2つの機能を同時に設定することは出来ません)。

コントロールレジスタアクセスは、バイト(8ビット)、ワード(16ビット)、ダブルワード(32ビット)のいずれも可能ですが、連続した機能単位を分割してアクセスする場合は高位のアドレスのアクセスによってその機能が有効になります(例えば、16ビットの機能をバイトアクセスで2回に分けて実行する場合、書き込み時は、先にD7~0を書き込んだ後に高位のD15~8を書き込みます。読取り時は逆に高位からアクセスします)。

パワーオン時(又はリセット時)は初期値にセットされます。また、本項の表中の斜線の入ったビットは現在使用されていないことを示します(読取り時は常に“0”を返します)。

10) - コントロールレジスタ一覧表

コントロールレジスタ-No	オフセットアドレス (IO_BASE+)	機能
0	0	ボード制御 (Capture & LUT)
1	4	ビデオレジスタ 1 (START & H_TOTAL)
2	8	ビデオレジスタ 2 (SIZE & V_TOTAL)
3	12	(SYSTEM RESERVED)
4	16	転送レジスタ 1 (Start_Address)
5	20	転送レジスタ 2 (Frame_CNT & H_CAL)
6	24	転送レジスタ 3 (TRSE,S_M,VILVE)

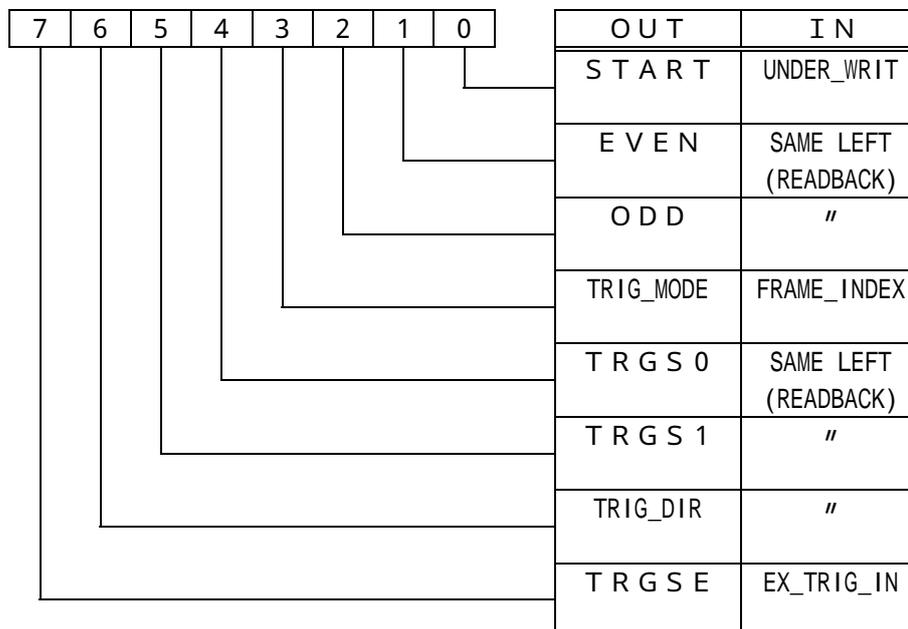
10) - コントロールレジスタ・初期値 & 設定値

No.	レジスタ名称	機能ブロック	初期値 (Dec/Hex)	設定値: n (Max/Fix)
0	ボード制御		0 / 0	
1	ビデオレジスタ 1	H_START	123 / 7B	n (3FF or 7FF / x)
		V_START(7°04°レジスタ) (2:1 インターレース)	31 / 1F	n - 1 (7FF / x) 2n - 1 (7FF / x)
		H_TOTAL	776 / 308	n - 4 (7FC / D0=0)
2	ビデオレジスタ 2	H_SIZE	640 / 280	n (7FC / D1,D0=0)
		V_SIZE	243 / F3	n (7FF / x)
		V_TOTAL(7°04°レジスタ) (2:1 インターレース)	524 / 20C	n - 1 (7FF / x) 2n - 1 (7FF / x)
		VCF	11 / 0B	n (3F / x)
3	Reserved			
4	転送レジスタ 1	Memory_Start_Address	0 / 0	n (FFFFFFF / x)
5	転送レジスタ 2	H_CAL	800 / 320	n (7FF / x)
		HCAL_MD	0 / 0	n (3 / x)
		FRAME_COUNT	0 / 0	n (3FFF / x)
6	転送レジスタ 3	V_WORD_INTERLEAVE	0 / 0	n (3FFFF / x)
		S_M	0 / 0	n (3 / x)

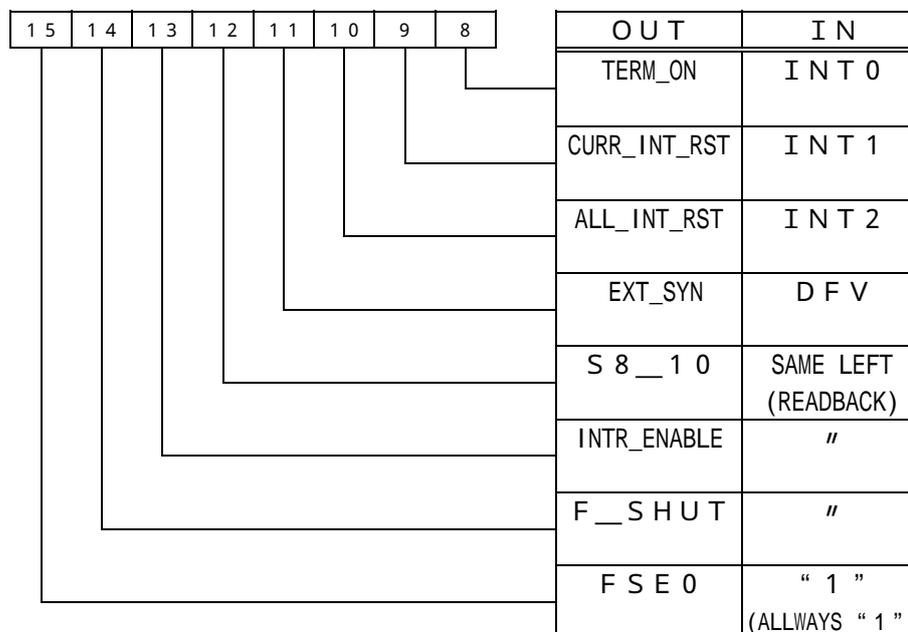
表中の設定値：nは実際に機能する真の数值。Max/Fix は、設定できる最大値（16進）/固定ビット（xは該当ビットなし）。

10) - コントロールレジスター・全ビットアサイン表

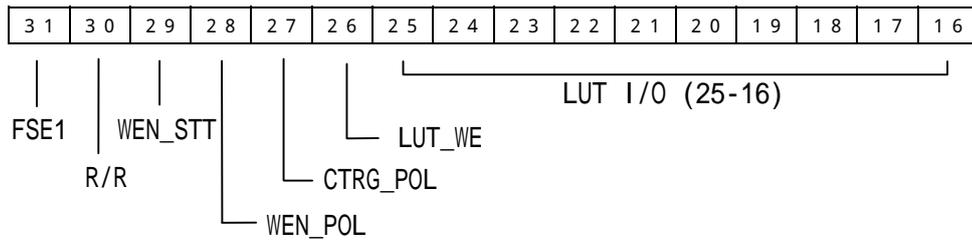
(IO_BASE + 0 / D0 - 7) : CONTROL (詳細説明は、16ページ)



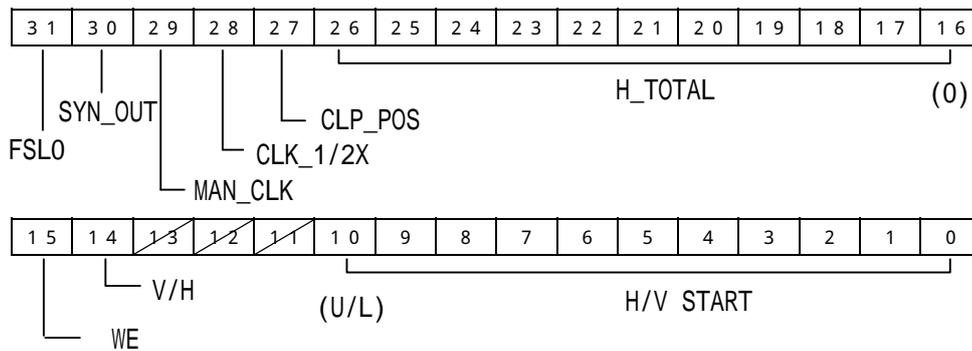
(IO_BASE + 1 / D8 - 15) : CONTROL (詳細説明は、17ページ)



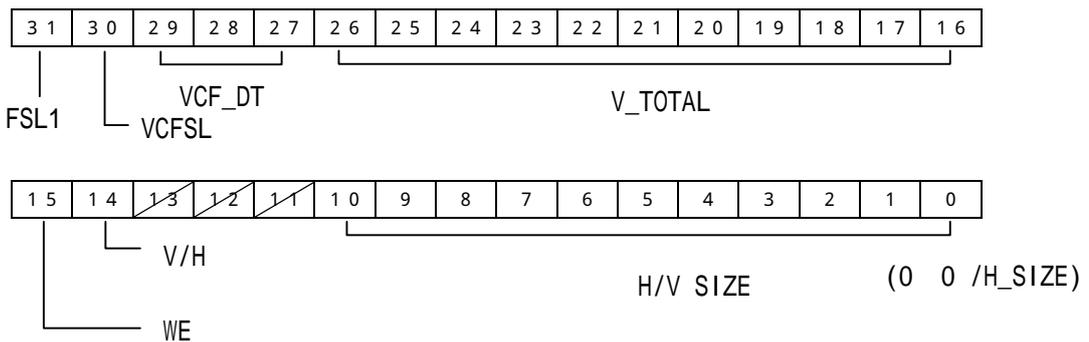
(IO_BASE + 2 / D16 - 28) : CONTROL (詳細説明は、18ページ)



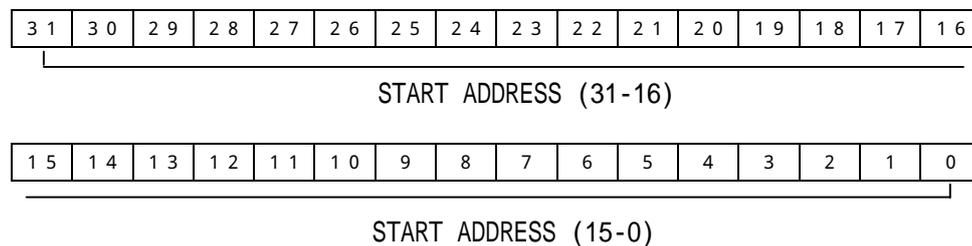
(IO_BASE + 4 / D0 - 31) : ビデオレジスタ-1 (詳細説明は、20ページ)



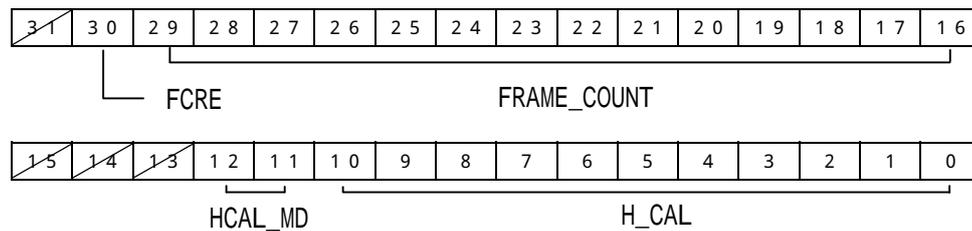
(IO_BASE + 8 / D0 - 31) : ビデオレジスタ-2 (詳細説明は、22ページ)



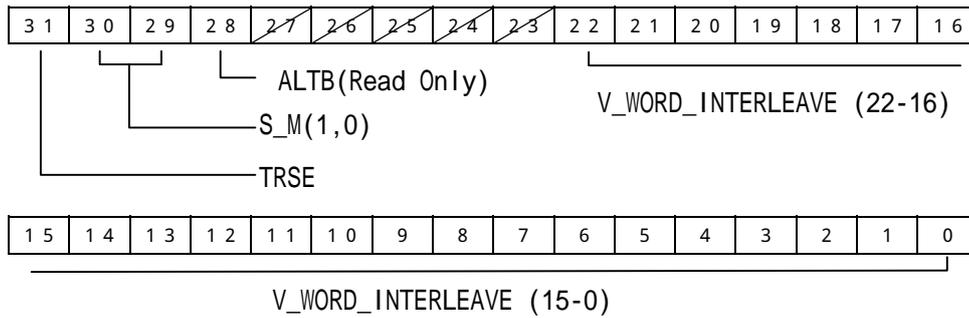
(IO_BASE + 16 / D0 - 31) : 転送レジスタ-1 (詳細説明は、24ページ)



(IO_BASE + 20 / D0 - 31) : 転送レジスタ-2 (詳細説明は、24ページ)



(IO_BASE + 24 / D0 - 31) : 転送レジスタ 3 (詳細説明は、26ページ)



10) - コントロールレジスタ0の各ビットの出力機能

10) - - 1) TRIG_MODE (D3), START (D0)

画像の取込を下表の通り制御します。

TRIG_MODE (D3)	START (D0)	取込動作
0	0	取込停止
0	1	ワンショット(1回のみ、STARTビットは0に戻す必要はありません)。
1	0	無動作 (取込停止)
1	1	連続取込

TRIG_MODE(D3)は、Frame_Counter (ページ 25参照) 使用時には Terminal_Count (COUNT=0)発生時にリセットされます。

10) - - 2) ODD (D2), EVEN (D1)

2 : 1 インターレース画像の取込時、フィールドの選択またはフレームを切替えます。プログレシブモード (F_SHUT=1) では、設定値は意味を持ちません。フレーム設定時はEVENフィールドからスタートします。画像の取込中は設定を変更しないで下さい。

ODD (D2)	EVEN (D1)	フィールド/フレーム
0	0	フレーム
0	1	EVEN (第一) フィールド
1	0	ODD (第二) フィールド
1	1	フレーム

10) - - 3) TRGS1, TRGS0 (D5, D4)

: Trigger Select 1, 0

TRIG_DIRが出力モードの時、下表の信号をトリガー出力します。

TRGS1 (D5)	TRGS0 (D4)	出力信号 (負論理)
0	0	Direct : 出力切り替えと同時に " 1 " (Lowレベル)
0	1	VD : 垂直同期信号
1	0	Frame_Index : フレーム内の位置
1	1	Write : メモリーに書き込み中

10) - - 4) TRIG_DIR (D6)

: TRIGGER_DIRECTION

EXT-TRIG端子の方向を切り換えます。本ビットの設定時は、TRGSEビット(下述)を同時に " 1 " にセットする必要があります。TRGS(1, 0) = (0, 0)時は本ビットセットと同時に出力が " 1 " (端子電圧はLOW)になります(出力 " 0 " の設定は、入力モードに戻します)。

TRIG_DIR (D6)	TRGSE (D7)	方向
0	1	入力
1	1	出力
x	0	以前のセット値

10) - - 5) TRGSE

: TRIGGER_Set_Enable

上記のTRIG_DIRビットのセットイネーブルビットです。本ビットは、リードバックできません（読取はEXT_TRIG_IN）。

10) - - 6) TERM_ON(D8)

: TERMINATE_ON

HR10Aカメラ用マルチコネクタのHD、VD入力を使用する場合に、75Ωの終端抵抗のON/OFFを切換えます。本ビット設定及び変更時はFSE0ビット(D15)を同時に“1”にする必要があります。

TERM_ON (D8)	FSE0 (D15)	75Ω
0	1	OFF
1	1	ON
x	0	以前の設定値

10) - - 7) CURR_INT_RST(D9)

: CURRENT_INTERRUPT_Reset

現在出力されているインタラプトをリセットします（セット時1回のみ機能します。このビットはラッチされませんので“0”に戻す必要はありません）。

10) - - 8) ALL_INT_RST(D10)

: ALL_INTERRUPT_Reset

現在発生しているインタラプトを全てリセットします（セット時1回のみ機能します。このビットはラッチされませんので“0”に戻す必要はありません）。

10) - - 9) EXT_SYN(D11)

: EXTERNAL_SYNCHRONIZE

外部同期基準の現在の設定状態を反転させます（F_SHUT=1の設定でプログレシブモードで使用時は外部同期基準をOFFにします、下表参照）。本ビットの設定及び変更時はFSE0ビット(D15)を同時に“1”にする必要があります。外部同期基準の用語説明は、ページ2を参照下さい。外部同期基準が設定されている時、入力ビデオ信号が無い状態で取込みを行なうと、ビデオ信号が入力されるまで待機状態（UNDER_WRITE(D0)=1）が継続されます。解除する為には外部同期基準をOFFにして下さい。

EXT_SYN (D11)	F_SHUT (D14)	FSE0 (D15)	同期基準
0	0	1	OFF（内部同期基準）
1	0	1	ON（外部同期基準）
0	1	1	ON（外部同期基準）
1	1	1	OFF（内部同期基準）
x	x	0	以前の設定値

10) - - 10) S8_10(D12)

: SELECT_8bit_or_10bit

画像の量子化精度を選択します。本ビット設定及び変更時はFSE0ビット(D15)を同時に“1”にする必要があります。画像の取込中は設定を変更しないで下さい。

S8_10 (D12)	FSE0 (D15)	量子化精度
0	1	8-bit
1	1	10-bit
x	0	以前の設定値

10) - - 11) INTR_ENABLE(D13)

インタラプト出力をON/OFFします。本ビットの設定及び変更時はFSE0ビット(D15)を同時に“1”にする必要があります。

INTR_ENABLE (D13)	F S E 0 (D15)	バス出力
0	1	OFF
1	1	ON
x	0	以前の設定値

10) - - 12) F__SHUT (D14)

: Frame__SHUTter__camera_mode

プログレシブモードで取り込む場合に選択します。本ビットの設定及び変更はF S E 0ビット(D15)を同時に“1”にする必要があります。画像の取込中は設定を変更しないで下さい。

F__SHUT (D14)	F S E 0 (D15)	プログレシブモード
0	1	OFF (2:1 インターレース)
1	1	ON
x	0	以前の設定値

10) - - 13) F S E 0 (D15)

: Function_Set_Enable_0

EXT__SYN、S8__10、INTR__ENABLE、F__SHUT及びTERM__ONの各ビット設定時のイネーブルビットとして使用します。上記の何れかのビットを設定する場合は、上記の5ビットを全て揃えて、且つ本ビットを同時に“1”にする必要があります。本ビットが“0”の場合は各ビットの設定値に係わらず、上記の5ビットは以前の値を保持します(上記各表内参照)。本ビットはリードバック時、常に“1”を返します。

10) - - 14) LUT Data (D25 - D16)

: Look Up Table Data

ルックアップテーブルのインデックス及びテーブルデータをセットします。LUT__WE = 0の時は入力値(LUTのインデックス)を指定します。LUT__WE = 1のときはテーブル値を書き換えます。テーブル値を書き換える場合本レジスタを2回アクセスします。まず前述の入力値をセットしてから、LUT__WE = 1と同時にそのテーブル値をセットして書き込みます(テーブル値 + 2048)。テーブル値を読み取る場合は、D25 ~ D16に入力値をセットし、同一ビットを読み取ることで現在の値を得ることができます。

10) - - 15) LUT__WE (D26)

: LUT_WriteEnable

LUTのテーブル値を書き換える場合にテーブル値(D25 ~ D16ビット)と共にセットします。

10) - - 16) CTRG__POL (D27)

: Camera__TRiG__POLarity

HR10Aカメラ用マルチコネクタからカメラに出力するTRIG信号の極性を制御します。本ビットの制御はF S E 1 = 1 (D31ビット)を同時にセットする必要があります。

CTRG_POL (D27)	FSE1 (D31)	極性
0	1	正
1	1	負
x	0	以前の設定値

10) - - 17) WEN__POL (D28)

: WEN__POLarity

HR10Aカメラ用マルチコネクタにカメラから入力されるWEN信号の極性を制御します。本ビットの制御はF S E 1 = 1 (D31ビット)を同時にセットする必要があります。

WEN_POL (D28)	FSE1 (D31)	極性
0	1	入力信号の極性
1	1	入力信号の極性を反転
x	0	以前の設定値

10) - - 18) WEN__STT (D29)

: WEN__STarT

取込スタートは、HR10Aカメラ用マルチコネクタにカメラから入力されるWEN信号によ

って行なわれます。この時プログラムによる START=1 または EXT_TRIG は、HR10Aカメラ用マルチコネクタのTRIGピンに出力されます。本ビットの制御は FSE1 = 1 (D31ビット) を同時にセットする必要があります。

WEN_STT(D29)	FSE1(D31)	取込制御
0	1	通常取込
1	1	WEN取込
x	0	以前の設定値

10) - - 19) R/R(D30)

: Restart/Reset

R/R制御をサポートしたカメラ接続時に、R/R制御に切換えます。同期信号は自動的に出力モードに切換わります。本ビットの制御は FSE1 = 1 (D31ビット) を同時にセットする必要があります。

R/R(D30)	FSE1(D31)	取込制御
0	1	通常取込
1	1	R/R制御取込
x	0	以前の設定値

10) - - 20) FSE1(D31)

: Function_Set_Enable_1

上記のD27~D30の4ビットを制御する場合に“1”をセットします。LUT制御時は、本ビットを“0”にすることで、D27~D30のセット値に拘らず、D27~D30は以前の値を保持します(上記各表内参照)。本ビットのリードバックは、常に“0”を返します。

10) - コントロールレジスタ0の各ビットの入力機能

10) - - 1) UNDER_WRIT(D0)

: UNDER_WRITing

STARTビット(D0)からの指令では、指令から取込を終了するまでの間、“1”を返します。外部トリガ入力信号からの指令の場合は実際の取込中の間のみ、“1”を返します。外部トリガ信号の状態は EX_TRIG_IN(D7)で確認できます。

10) - - 2) D1, D2

OUTPUTした値のVDに同期したセット値を読み取ります。

10) - - 3) FRAME_INDEX(D3)

現在、1フレーム内のどの位置をスキヤニング中かを読み取ります。プログレシブモード指定時(F_SHUT(D14)=1)は、常に“0”を読み取ります。

FRAME_INDEX(D3)	フィールド
0	EVEN
1	ODD

10) - - 4) D6 - D4

TRGS0(D4), TRGS1(D5), TRIG_DIR(D6)のOUTPUTされている値を読み取ります。

10) - - 5) EX_TRIG_IN(D7)

TRIG端子の状態を読み取ります(Low/HIGH = 1/0)。

10) - - 6) INT0~2(D10 - D8)

: current Interrupt

現在発生しているインタラプトの内、最もプライオリティーの高いインタラプト番号を読み取ります(1が最もプライオリティーが高い)。複数のインタラプトが同時に発生している場合は、CURR_INT_RST(D9)ビットを“1”にセットすると現在読み取っているINT要因がクリアされ、

直ちに次のINT要因が読み込めます。下表に各INT番号とINT要因の対応、下部に各INT要因の説明を示します。

INT番号	INT2	INT1	INT0	INT要因
0	0	0	0	No Interrupt
1	0	0	1	Terminal FRM Count
2	0	1	0	FIFO Over Flow
3	0	1	1	Master Abort
4	1	0	0	Target Abort
5	1	0	1	x (Not Used)
6	1	1	0	x (Not Used)
7	1	1	1	x (Not Used)

- ・ Terminal FRM Count
Frame_Counter (転送レジスタ 2) が “ 0 ” 以外に設定されている時、Terminal_Count (0) に達して転送が終了したことを示します。
- ・ FIFO Over Flow
PCIバスに多量のトラフィックが発生した場合やマシンの能力が不足している為、本ボードの転送が滞留しボード上のFIFO (256 Dword 長) がオーバーフローして、転送が一時中断したことを示します。
- ・ Master Abort
何らかの異常で、本ボードが転送先に転送できない為、本ボードが転送をアボートしたことを示します。
- ・ Target Abort
転送先が何らかの異常で、転送をアボートしたことを示します。

10) - - 7) DFV (D 1 1)

: Double_Fast_Video

入力ビデオ信号によって自動選択されている内部タイミング (下表) を読み取ります。高精細ビデオ信号使用時は意味を持ちません。

DFV (D11)	ビデオ信号
0	標準 (H=15.75Khz)
1	倍速 (H=31.50Khz)

10) - - 8) D 1 4 - D 1 2

F_SHUT (D14)、INTR_ENABLE (D13)、S8_10 (D12)の設定値をリードバックします。

10) - - 9) D 1 5

常に “ 1 ” を読取ります。

10) - - 10) LUT Data (D 2 5 - D 1 6)

: Look Up Table Data

LUTの指定されているインデックス番号のデータ (入力値に対する出力値) を読み取ります。

10) - - 11) D 2 6

LUT_WEビットの現在の設定値を読み取ります。

10) - - 12) D 3 0 - D 2 7

D 3 0 ~ D 2 7ビットの設定値をリードバックします。

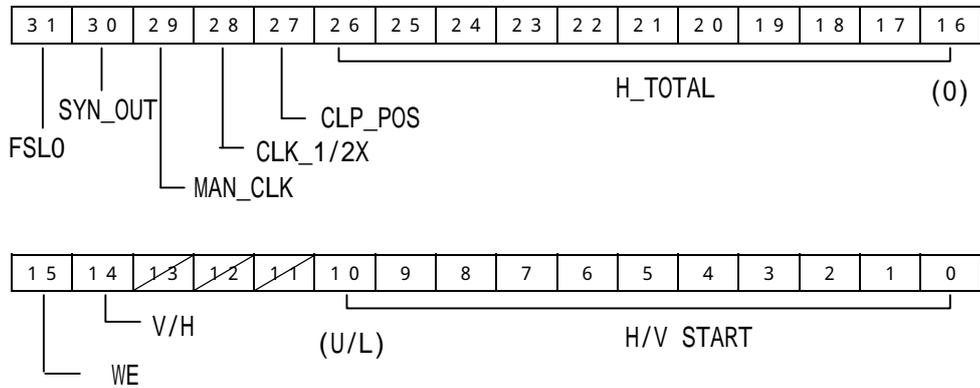
10) - - 13) D 3 1

常に “ 0 ” を読取ります。

10) - ビデオレジスタ 1

(IO_BASE + 4)

ビデオレジスタ 1 はスタート位置 (H / V) 及び水平幅 (総クロック数) を決定しています。画像の取込中は設定を変更しないで下さい。



10) - - 1) H_START、V_START (D10 - 0)

水平、垂直のスタート位置を画素単位で設定又は読みます。水平又は垂直の決定はV/Hビット(D14)をセットすることで行います(読取時は事前にセットし、書込み時は同時セットで可)。設定の変更はWE = 1 (D15)を同時に設定することで書き込めます。設定時のD10は1水平ラインの前半か後半かの指定をします(“0”時は中央より左、“1”の時は中央より右、例えば、中央から2画素目のスタート位置は0x401)。水平スタート位置は、ボード内部のビデオアンプ等の遅延により、必ずしもカメラの画素位置と一致するとは限りませんので、実際に取込んだ画像で校正してください。

垂直スタート位置の設定値は、位置n (nはVDの前縁よりカウントした走査線数)に対して、2:1インタレース信号時は2n - 1 (奇数値)を、プログレッシブ信号(F_SHUT=1)時はn - 1を設定します。読取りは現在設定されているV/Hビットに対応した値がD10 ~ 0に読み取れます。

10) - - 2) V/H (D14)

スタート位置の変更或いは読取り時のV/H(垂直/水平) = 1/0を指定します。本ビットは、設定されている値がそのままリードバックされます。

10) - - 3) WE (D15)

水平または垂直のスタート位置を設定・変更する場合に“1”を設定します。読取り時のWEビットは常に“0”を返します。

10) - - 4) H_TOTAL (D26 - 16)

水平ラインの総クロック数を設定します。設定する値は、
H_CLKT (実際の総クロック数) - 4
を設定します(H_CLKTは図8、ページ9参照)。最下位ビット(D16)は使用しませんので設定に拘らず常に“0”と見做されます。H_TOTAL設定時は、FSL0 (D31)は“0”を同時に設定しなければなりません。設定した値はリードバックできます。

10) - - 5) CLP_POS (D27)

: CLump_POSITION

ビデオ信号の直流再生を行なう為のクランプ位置を選択します(デフォルトでは、標準信号時は図10 - 下図内のB点、高精細画像時は、A点)。本ビットをセットする場合は、FSL0ビットを同時に“1”にセットする必要があります。本ビットの設定値はリードバックできます。

CLP_POS (D27)	CLK_M/A (D29)	FSL0(D31)	クランプ発生位置	下図内の位置
0	0	1	内部タイミング	B
0	1	1	HD後縁	A
1	0	1	HD後縁	A
1	1	1	内部タイミング	B
x	x	0	以前の設定位置	以前の位置

注) 内部タイミング時(B点)のクランプ位置は、HDの立下りエッジ(前縁)より、98クロック(1/4の中心点)の位置にあります。

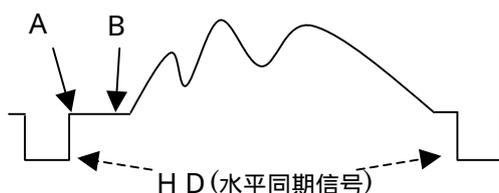


図 10) クランプ位置

10) - - 6) CLK_1/2X (D28)

: CLock_1/2X

高精細ビデオ信号入力 (CLK_M/A=1) 時の発振クロックの倍率を指定します。2X 選択時は内部では、2 倍の発振クロック周波数を 2 分周 (1/2) して使用します。本ビットをセットする時は、FSL0 ビットを “1” にセットする必要があります。本ビットの設定値はリードバックできます。内部クロックが 17 MHz 以下の場合、2X モードを使用して下さい。

CLK_1/2X(D28)	MAN_CLK(D29)	FSL0(D31)	発振クロック倍率
0	1	1	2 倍
1	1	1	1 倍
x	0	1	自動設定
x		0	以前の設定値

10) - - 7) MAN_CLK (D29)

: MANuAl_CLock

発振クロックの倍率設定の自動/手動を選択します。高精細ビデオ信号入力時は “1” (手動)、標準信号、倍速信号時は、“0” (自動) を設定します。本ビットをセットする時は、FSL0 ビットを同時に “1” にセットする必要があります。本ビットの設定値はリードバックできます。

MAN_CLK(D29)	FSL0(D31)	クロック設定
0	1	自動
1	1	手動
x	0	以前の設定値

10) - - 8) SYN_OUT (D30)

: SYNc_OUTput

同期信号を出力状態に設定して、外部同期に設定されたカメラ等に同期信号を供給します。本ビットの設定によって、H_CAL レジスタ (25^h-ジ参照) が自動的に動作を初めますので、事前に H_CAL レジスタを設定しておく必要があります。本ビットを “1” にセットした時は、H_CAL_MD ビット (25^h-ジ参照) のセット値は、無効です。

SYN_OUT(D30)	FSL0(D31)	同期信号出力
0	1	OFF
1	1	ON
x	0	以前の設定値

10) - - 9) FSL0 (D31)

: FunctionSelect_0

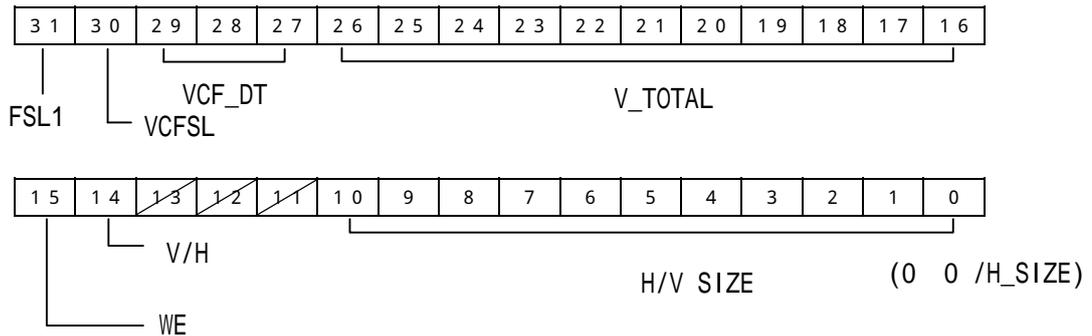
D27~D30 ビット (上記の 4 ビット) を設定する為のバイト内 (D24~D31) 機能セレクトビットです。

H_TOTAL 設定時は、“0” を設定する必要があります。本ビットの読取りは、常に “0” をリードバックします。

FSL0	設定される機能 (D24~30)
0	H_TOTAL
1	CLP_POS, CLK_1/2X, MAN_CLK, SYN_OUT (D24~26 は無視)

10) - ビデオレジスタ 2
(IO_BASE + 8)

ビデオレジスタ-2は画像サイズ(H/V)及び垂直総走査線数を決定しています。画像の取込中は設定を変更しないで下さい。



10) - - 1) H_SIZE、V_SIZE (D10 - 0)

水平、垂直のキャプチャを行う画像サイズを設定または読みます(設定は画素単位、デフォルト: 640)。水平または垂直の決定はV/Hビット(D14)をセットすることで行います(読取り時は事前にセットし、書き込み時は同時セットで可)。設定の変更はWE = 1 (D15)を同時に設定することで書き込めます。水平サイズ設定時は4ピクセル単位で行います。従って水平サイズのD1, D0の設定は設定値に拘らず常に“0”と見做されます。垂直サイズは、2:1インターレースビデオ信号入力時はフィールド内の走査線数、プログレッシブ信号の場合はフレーム内の走査線数を設定します。読取りは現在設定されているV/Hビットに対応した値がD10-0に読み取れます。

10) - - 2) V/H (D14)

サイズの変更或いは読取り時のV/H(垂直/水平) = 1/0を指定します。本ビットは、設定されている値がそのままリードバックされます。

10) - - 3) WE (D15)

水平または垂直のサイズ値を設定・変更する場合に“1”を設定します。読取り時のWEビットは常に“0”を返します。

10) - - 4) V_TOTAL (D26 - 16)

垂直の総ライン数を設定します。2:1インターレースビデオ信号時は、“V_LINT(フィールド内の総ライン数) - 1”を、プログレッシブビデオ信号時は、“V_LINT(総ライン数) - 1”を設定します(V_LINTは図8、ページ9参照)。読取りは、現在の設定値がリードバックできます。

10) - - 5) VCF_DT (D29 - 27)

: Voltage_Controlled_Filter_f0_Data

電圧制御LPF(Low Pass Filter)の遮断周波数を設定します。周波数設定は6ビット(0~63)で構成されますが、次項のVCFSLビットで切換えて、3ビットずつ2回に分けて(同時にFSL1=1にして)セットします。L/H側の設定順序は任意です。また、L側またはH側のみの設定も可能です。VCF_DTの読取りは直近のセット値をリードバックします。

設定値は以下式で値を算出します。

$$\text{クロック周波数: } F_{clk} = \text{入力ビデオ信号の水平走査周波数} \times H_CLKT$$

$$\text{遮断周波数(MHz): } f_0 = F_{clk} / 2000000$$

$$\text{設定値: } VCF_Data = (f_0 - 3.8) / 0.25$$

設定値は小数点以下を切り捨てます。

標準画像(MAN_CLK=0)選択時は自動的に決定されますので、設定する必要はありません。

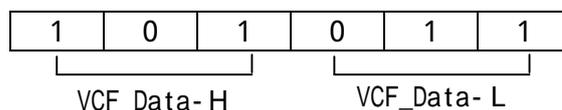
《設定例》

$$F_{clk} = 29.5 \text{ MHz の場合}$$

$$f_0 = 29.5 \times 1000000 / 2000000 = 14.75$$

$$VCF_Data = (14.75 - 3.8) / 0.25 = 43 (43.8)$$

VCF_Data = 0x2b



10) - - 1) H_C A L (D 1 0 - 0)

高精細画像(MAN_CLK=1)時、同期分離時の等化パルス除去、または同期出力を行なう場合等の、水平走査周期を設定します。標準画像(MAN_CLK=0)時は、値が(800に)固定されますので、設定値を変更できません。設定値は下記の式で算出して設定して下さい。水平走査周期設定時は、“20”(ドロップアウト検出タイム)を加えた値を正確に設定します。設定可能な値は256~2047(対応可能な水平走査周期は、21~166μsec)です。

等化パルス除去時は、水平走査周期の3/4(0.75)に相当する値を設定します。本レジスタの値は変化しませんので、読取り値は常に設定値がリードバックされます。H_C A Lの機能はビデオレジスタに属しますが、空きビットの制約の為、ここにアサインされていません(CT-3300Aボードでは、H_WORD_COUNTレジスタ)。

ドロップアウト補償および外部同期出力時の設定値

$$\text{設定値} = \text{入力信号の水平走査周期 (sec)} \times 12271000 + 20$$

上記の20の加算は、ドロップアウト検出に必要なタイム(1.6μsec)です。

等化パルス除去時の設定値

$$\text{設定値} = \text{入力信号の水平走査周期 (sec)} \times 12271000 \times 0.75$$

10) - - 2) H C A L _ M D (D 1 2 - 1 1)

高精細画像(MAN_CLK=1)時にH_C A Lレジスタの制御モード(下表)を設定します。標準画像入力(MAN_CLK=0)時は、下表は無効です(H_C A Lレジスタは内部タイミング生成の為に固定されます)。また、同期出力(SYN_OUT=1)を行なう時も、下表は無効です。H_C A L _ M D = 0 (H_C A Lレジスタを使用しない)は、外部供給のHD、VDを使用している場合のみ指定できます。本ビットの設定値はリードバックできます。

H_C A L _ M D	(D12, D11)	制御モード
0	(0,0)	H_C A LレジスタOFF
1	(0,1)	ドロップアウト補償
2	(1,0)	等化パルス除去
3	(1,1)	ドロップアウト補償、等化パルス除去

ドロップアウト補償は、入力ビデオ信号内のHDがドロップアウトしても内部のHDで補完してPLLを安定させます。このモードでは、入力ビデオ信号を切換えたり、取り外したりした場合でも、接続直後に安定した画像が取込めます。

等化パルス除去は、同期分離時に入力信号内の等化パルスを除去します(等化パルスの無い入力信号に等化パルス除去を指定しても弊害はありませんが、等化パルスの有る信号は、等化パルスを除去しないと、画像の上部が斜めに流れ、正常な画像が取込めません)。

H_C A L _ M D = 3は、水平走査周波数が12.2~23.2kHzの間でのみ使用可能です。この範囲外の場合、H_C A L _ M D = 1または2のモードを選択してご使用頂く必要があります。

10) - - 3) F R A M E _ C O U N T (D 2 9 - 1 6)

画面数を指定してキャプチャしたい場合に、プログレシブ信号の場合はフレーム数、それ以外の信号の場合はフィールド数を指定します。キャプチャが設定された画面数に達すると、自動的にストップし、T F C インタラプト(10) - - 6)、ページ19参照)を発生させます。本カウンタは連続取り込み(Trig_Mode=1)時のみ機能します。本レジスタが“0”に設定されている時は、本カウンタは機能しません(無限カウントになります)ので、取込みの制御はTrig_Mode及びStartビット(D3, D0)のみで行います。

本レジスタの読取りは、次項のF C R Eビットの状態に応じて、現在のカウンタ値/初期値を返します。転送終了後は、“0”を保持しますが、Frame_Counterレジスタに一度設定された値は、再設定によって変更されるまで転送開始時に再ロードされますので繰り返し使用できます。

10) - - 4) F C R E (D 3 0)

: Frame_Count_Read_Enable

F R A M E _ C O U N Tのリードバックはカウント中は現在のカウンタ値を返しますが、カウント終了後のリード値は以下の様に制御されます。

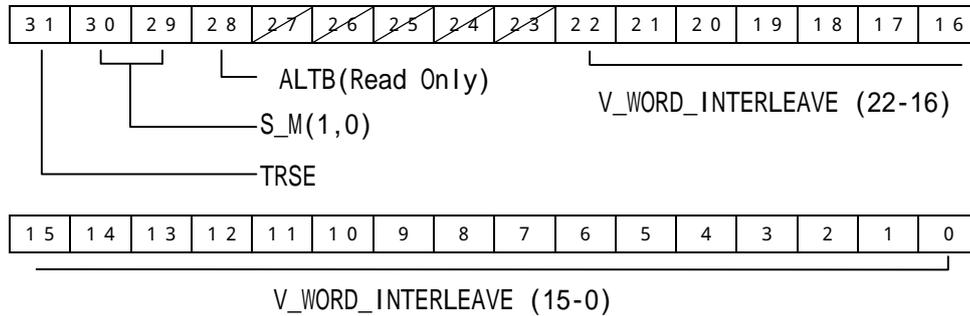
F C R E = 0 : カウント終了後のカウンタ値(0)をそのまま返します。

= 1 : カウント終了後に初期値に戻り、最初の設定値を返します。

10) - 転送レジスタ3

(I O _ B A S E + 2 4)

転送レジスタ3は、各フィールド（又はフレーム）間の転送アドレスの増分(V_WORD_INTERLEAVE)、キャプチャデータの格納方法(Storage_Mode) 及び転送の許可フラグ(TRSE)を設定します。画像の取込中は設定を変更しないで下さい。



10) - - 1) V_WORD_INTERLEAVE (D 2 2 - 0)

2 : 1 インターレース信号時は1フィールド当たり、プログレシブ信号時は1フレーム当たりの転送バッファのバイトサイズを設定します。転送バッファ内では、スタートアドレスに本レジスタの設定値を取込枚数分加えることで、フィールドまたはフレームの境界となります。

下位2ビットは設定値に拘らず“0”と看做されます。設定値の最大は“8MB - 4”です。転送バッファ内で連続した画像がオーバーラップしない最小の設定値は、

$$\text{最小サイズ} = H_SIZE \times V_SIZE \times PXLBYTES$$

但し、PXLBYTES = 1 ; 8ビット精度時

= 2 ; 10ビット精度時 です。

10) - - 2) ALTB (D 2 8)

: ALTeRNate__BuFFer__poSiTiOn (under Writing)

次項で示す Storage_Mode が ALteRNate に指定されている時の、現在書込み中のバッファ位置を 0 / 1 (前半 / 後半) で読み取ります。本ビットは読み取り専用です。OverWrite 時は常に“0”、Tiling 時は現在書込み中のページの 最下位ビットを読み取ります。

10) - - 3) S_M (1 , 0) (D 3 0 , 2 9)

: StORage__MoDe (1 , 0)

各画面のデータの格納方法を下表の状態に切替えます。読み取り値は常に設定値がリードバックされます。

S_M1	S_M0	モード
0	0	Over Write
0	1	Alternate
1	0	Tiling
1	1	Over Write

- Over Write (デフォルト)

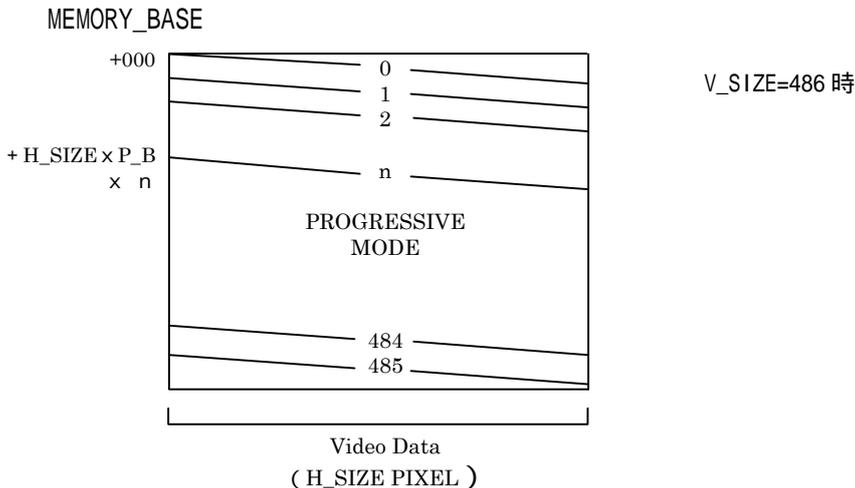
スタートアドレスは、1フレーム終了毎に最初の設定値に初期化され、以後のキャプチャは同一位置に上書きされます。

- Alternate

2フレームを連続したアドレスにキャプチャし、同一シーケンスで繰り返します。

- Tiling

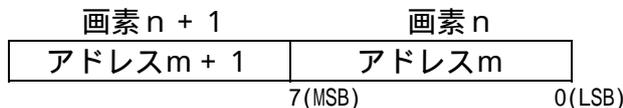
Frame_Countレジスタで設定されている画面数分、連続したアドレスにキャプチャします。Frame_Countレジスタが“0”に設定されている時は機能しません。本モードはWindows OSのような仮想アドレッシングが採用されている環境では使用できません。またこのような環境では誤って本モードが指定されないよう注意が必要です(誤って指定した場合はシステムクラッシュ等の重大な障害に至る場合があります)。



11) - ピクセルフォーマット

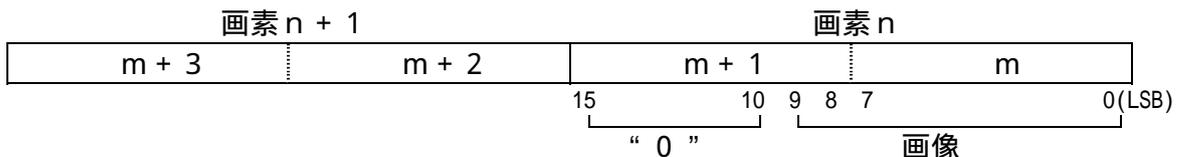
11) - - 1) 8ビット(256階調)時

8ビット時は1画素 = 1バイトで構成されますので、画素のアドレスとメモリのアドレスの増分は一致します。



11) - - 2) 10ビット(1024階調)時

10ビット時は1画素 = 2バイトで構成されます。16ビット中10ビット分が画像データで残りの6ビットは“0”が入ります。



12) アプリケーションプログラムの開発

本ボードは、PCIバス上で動作しますので、使用するI/OアドレスやインタラプトNo.は本体の起動時或いはシステム上のOSによって自動的に決定されます。



PCI 識別情報

VENDER_ID = 0x5558 DEVICE_ID = 0x3300

SubsystemVendor_ID = 0x5558 Subsystem_ID = 0x000B

12) - Windows (98,ME,2000,XP,Vista) のアプリケーション開発

Windowsドライバ “CTDV30.SYS”は、CT-3300Bボード1枚あたり最大16Mバイトの転送領域をシステムメモリ上(Non_Paged_Memory_Area)に確保します(出荷時は8Mb)。画像のキャプチャは常にこの領域を、OverWriteまたはAlternate(Storage_mode、ページ26参照)モードで使用します。ドライバのサービスによってサポートされていないレジスタは、ドライバのI/Oサービス(CPUのIn/Ou t命令に相当)で制御可能です(PCIコンフィギュレーションレジスタ内のI/Oアドレスを、0x14のワザットを指定してCT_GetPCIConfサービスによって取得し0xFFFFでマスクして取り出し使用します)。API関数CreateFile()で使用するデバイス名は、“¥¥.¥CTDV30xx”を指定してください(但し、“xx”は0-31の10進数で、複数枚のボードを識別します)。

アプリケーション終了時は、連続取込み中の場合、必ず取込みを終了させてからアプリケーションを終了させて下さい。

ドライバの各サービスその他は、WINDOWS¥SRCディレクトリ内の”DRIVERS.TXT”を参照して下さい。

付属のライブラリ(CT3300.DLL)は、ファイルへのセーブ・ロード、画像の表示(DirectX)、ボードの制御関数等が利用できます。詳しくは、WINDOWS¥SRCディレクトリ内の”PROGRAM.T

X T ”を参照して下さい。(ボードを制御する為に必ずしも CT3300.DLL は必要ありませんが、CreateFile()や DeviceIOControl()等の API 関数を直接使用することなく制御できます。下記の SAMPL ディレクトリのソースには、CT3300 ライブラリを使用した場合 (sampl.c) と、API 関数のみで制御した場合 (sampl_ap.c) のソースコードが添付されています)。

使用例として、下記のソースコードが、¥WINDOWS¥SRC ディレクトリに収められています (セットアップ時にコピーされていませんので、付属ディスクからコピーしてご利用下さい)。

サンプルソース (SAMPL ディレクトリ)
ビデオモニター (VMONITR ディレクトリ)
ガンマ補正ソース (GAMMA ディレクトリ)

上記プログラムをコンパイル、リンクし実行する為には、付属ディスク内の、下記のファイルをワークディレクトリにコピーしてご使用下さい。

“CT3300.DLL” : 汎用ライブラリ (加付ディレクトリ, Windows 共通)
“CT3300.LIB” : “CT3300.DLL” のインポートライブラリ (¥WINDOWS¥LIB ディレクトリ)。
“CT3300.H” : 付属のライブラリ使用時のプロトタイプ宣言、各定義 (¥WINDOWS¥src¥include ディレクトリ)。

上記の DLL、及び、ライブラリの使用方法及び、Developers Studio、NMAKE を使用したコンパイル方法も、PROGRAM.TXT 内に説明されています。

12) - - 1) 転送バッファのサイズ変更

Windows 上でボード 1 枚あたりに使用する転送バッファのサイズは、インストール情報ファイル (ctdv30.inf) 内の値がレジストリにキーに追加されて、決定されます。サイズ変更する場合、テキストエディター等で、レジストリにキーを追加する以下の項目を変更して、ドライバを更新してください (デバイスマネージャを開き、“サウンドおよびビデオのコントローラ”内の“CT-3300A/B Frame_Grabber”のプロパティページから [ドライバの更新] をクリックしてください。更新の方法は、ページ 2、ボードの装着とコンフィギュレーション内の Windows ドライバのインストールと同様の方法で行なってください)。

ctdv30.inf ファイルの変更はご使用の OS に応じたセクションの、下記の下線部分を所望の値 (16 進値) に変更してください (最大 16 M バイトまで大きくできます。出荷時の値は 0 x 8 0 0 0 0 0 = 8 M バイト)。

・ 9 8、ME セクション

[DriverHwAddReg]

HKR,,FriendlyName,,%CT3300.ServiceName%

HKLM,System¥CurrentControlSet¥Services¥CTDV30¥Parameters,RSV_MLEN,0x10001,0x800000

・ 2 0 0 0、XP セクション

[DriverHwAddReg.nt]

HKR,,FriendlyName,,%CT3300.ServiceName%

HKLM,System¥CurrentControlSet¥Services¥CTDV30¥Parameters,RSV_MLEN,0x10001,0x800000

12) - - 2) Visual Basic のアプリケーション開発

Visual Basic 用のアプリケーション開発も上記の “CT3300.DLL” の I / F 関数を使用します。用意されている関数は、VB で直接制御できないボード上のレジスタや画像データをアクセスするためのプリミティブな関数のみです。使用方法の詳しい説明、及び必要な定数や関数の宣言は、“PROGAM.TXT” (¥WINDOWS¥SRC 内) を参照ください。

12) - Linux のアプリケーション開発

Linux ドライバ (ctdv30) 及び、サンプルソース (sampl.c) が添付されています。本ドライバを使用する為には、ブートローダー (LILO, GRUB 等) にオプションを設定して、Linux の使用するメモリアドレスを制限し、画像バッファをメモリの最高位アドレスに配置する必要があります。使用方法等詳しくは、下記コマンドで “ctdv30.tgz” を解凍後、“driver.txt” (SHIFT_JIS コード) を参照下さい (参照できない場合は、“nkf - e - 0 driver.txt” を実行して、EUC コード出力の “nkf.out” を参照下さい)。

tar xfvz ctdv30.tgz



LinuxはオープンソースのOSである為、OSに詳しい方やプログラミングに馴れた方にとっては使い易く自由度の高い環境を提供するOSですが、そうでない方にとっては使い辛い側面を持つOSです。添付のドライバーでは、ご使用のLinuxのKernel_Versionと合わない場合、概ね再コンパイルの必要があります。また、添付のドライバーのソースコードも将来のカーネルに対して動作を保証するものではありませんので、場合によってはソースコードの改変も必要になります。これらは、サポートの対象外とさせていただきますので、ご自身の責任に於いて解決するご意思若しくは自信のない方のご使用はお薦めできませんので、予めご了承下さい。

12) - DOSのアプリケーション開発

DOSのアプリケーションでは、物理アドレスで直接アクセスできますので、OverWriteまたはAlternateモード以外にTILINGの機能(Storage_mode、^°-ジ`26参照)も利用できますが、画像データのアクセスには、DOS-EXTENDERが必要です。従って、添付のプログラムは、DOS-EXTENDERがバンドルされているWatcom-C/C++を採用し、Watcom-C/C++でコンパイルしたコードを添付しております。

アプリケーション例として、下記のサンプルソースコードが添付されています(Watcom-C/C++以外の他のコンパイラをご使用の場合は、若干のコードの変更が必要な場合があります)。

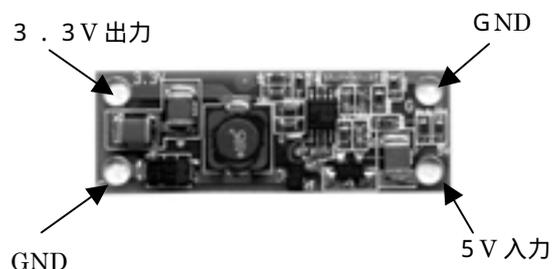
ディスクへのセーブプログラム(VSAVE.C)。

画像を取込みディスクにその画像をセーブする例が収められています。実行形式は、¥DOSディレクトリに、ソースコードは、¥DOS¥SRCに収められています。詳しい説明はREADME.TXTがそのディレクトリに有ります。Watcom-C/C++では、DOS上で、32ビットのプロテクトモードプログラムを開発し、Watcom付属のDOS-EXTENDER上で実行できます。開発中のプログラムのデバッグも、Code_Viewライクな環境で行う事ができます。

13) CT-3300B(3)オプションの取り付け

CT-3300B(3)は、3.3V出力のインバーターです(右図)。マザーボード上に3.3Vの供給のないPCでも本オプションを装着することで、動作可能になります。本オプションの取り付けは、接続を確実にする為にハンダ付け仕様になっています。取り付けの際は、4つのコーナーの接続孔をメインボード上のパターン及び印刷「図1)ボード外観・配置図参照」に合わせて、ハンダを流し込んで接続してください。

(メインボードと同時にご注文頂いた場合は装着済みで出荷)



14) 仕様

14) - 入力ビデオ信号

1.0Vp-pコンジット信号、またはVideo+HD+VD/BNC又はHR10Aカメラ用マルチコネクタ

(高精細ビデオ信号、RS170A標準、倍速駆動信号、プログレシブ信号)

14) - 入力ルックアップテーブル

1024 x 1024ビット

14) - 量子化精度

1024又は256階調(10又は8ビット)/プログラムコントロール

14) - 画素構成

2048H x 2048V Max

- 14) - **サンプリングクロック**
7.5 ~ 40 MHz の任意の周波数
- 14) - **遮断周波数可変 L P F**
f0 = 3.8 ~ 20 MHz
設定分解能: 0.25 MHz
設定誤差: ±0.24 MHz
- 14) - **画像の取込**
A) 2:1 インターレース信号 (1/60、1/30)
奇偶各フィールド単独またはフレーム全体の取込も可。
B) プログレッシブ信号
任意の H、V サイズ
- 14) - **カメラ制御**
R/R 制御、ランダムシャッタートリガ制御、外部同期出力、WEN (カメラ出力) 取込指令
- 14) - **トリガ信号入出力**
ピンは、1kΩ で 5V にプルアップ
入力・・・オープンコレクター、接点、又は、負論理 TTL 論理レベル信号 (最大定格 10V)。
パルス幅 0.15μs 以上。
出力・・・プログラム、VD、ODD/EVEN、書き込み中の内一つを選択 (0-5V、負論理)。
コネクター型式 (ケーブル側) …… AMP 172142-2 (D-プリアンプ型) 又は AMP 171822-2
- 14) - **バス形式**
33MHz PCI バス・マスター
- 14) - **最大転送速度**
132M バイト / sec
- 14) - **消費電流 (Max)**
3.3V: 0.12A, 5V: 0.07A, 12V: 0.02A, -12V: 0.02A
- 14) - **標準画像取込時の CT-3300A との相違点**
2:1 インターレース信号取込時のミックスモードが削除されました。
H_WORD_COUNT レジスタ (転送レジスタ 2 内) が削除され、H_CAL (水平走査周期) の設定に変更になりました。これによって、各水平ラインのデータが連続して転送され、転送バッファ内では連続したデータイメージとなりました (各水平ラインを 2 のべき乗等の境界に揃えることができなくなりました)。
V_WORD_INTERLEAVE レジスタの設定値が、1 フレーム (又はフィールド) のサイズそのものの値に変更されました (3300A は、H_WORD_COUNT の総計に加算)。
- 14) - **CT-3300A との共用**
CT-3300A を CT-3300B と同一のマシン内で共用される場合は、CT-3300B のドライバをご使用して、CT-3300A 用のドライバは使用しないでください (CT-3300A 用のドライバは、CTDV30.SYS のバージョン 2.4 以下になります)。この時、CT-3300A も、CT-3300B と同一のサイズのバッファが割り当てられます。

15) 困った時 ・ トラブルシューティング

症状	原因・対策
1. ボードが認識されない。	<p>本ボードはマザーボード上に5Vと3.3Vの供給が必要です。マザーボード上に3.3Vが供給されていない場合ボードが認識されません。3.3Vの供給が不可能な場合はボード上にインバータ(オプション)を搭載できます。詳しくは、13) 項(ページ30)を参照ください。</p> <p>電源が完全にOFFから立ち上がっていますか？ (Wakeup On LAN等の機能を持つマシンでは電源プラグを抜かない限り、常にマシンの一部が通電されています。この為、拡張スロットにもその電圧が漏れている場合があります)。本ボードは電源の立ち上がりを検出してコンフィギュレーションを行いますので、拡張スロットの電源電圧が完全に落ちていないとボードがコンフィギュレーションされません。この場合漏れ電圧が0.5V以下になるよう対策下さい(3.3V、5V共)。</p>
2. 画像が画面の途中からずれる。	<p>ボード上のFIFOがOFエラー(オーバーフロー)を起こしています。不要な拡張ボードをスロットから外してください(他のマスター側のボードが存在するとそのボードを使用していなくても、1枚当りの転送時間の割り当て--Latency Timer--が少なくなります)。BIOS SetupでこのLatency Timerの最小値や最大値を変更できる場合がありますが、その場合はできるだけ大きな値を割り当ててください。それでも発生する場合は、ご使用のマシンの転送能力が不足しています、より性能の良いマシンに換えてください。</p>
3. ボードの制御が不能になった。	<p>通常の使用では起こり得ませんが、電源異常等で、PCIコンフィギュレーションレジスタの値が消失した場合などに起こります。このような場合、ボードの制御データも失われている可能性がありますので、一旦、パソコンの電源をOFFにして、10秒以上待ってから、再度、電源を投入して下さい(リセットSWの投入では、PCIコンフィギュレーションレジスタの再セットやボード上のフリップフロップはリセットされますが、制御データはROMからロードされません)。</p>
4. パソコンが立ち上がらない。	<p>本ボードを装着する事によって、パソコンが立ち上がらなくなった場合、本ボードの故障か、以下の原因が考えられます。本ボード上のFPGAのコンフィギュレーション中(電源投入後約100ms)にアクセスが行われると、アクセス出来ませんのでハングアップします。通常はシステム側で、このような対策が為されていますが、これが原因の場合、CPUのPOWER ON RESETを遅らせるか、リセットSWを投入する事で、回避出来ます。</p>
5. UNDER_WRIT(D0)ビットが、"1"のまま"0"に戻らない。	<p>TRSE(転送レジスタ-3のD31)が"0"の状態、取込スタートを指令した時、UNDER_WRITビットは"1"になりますが、転送がスタートしませんので、UNDER_WRITは"0"に戻りません。</p> <p>外部同期基準が選択されている時(EXT_SYN=1 or F_SHUT=1)に、入力ビデオ信号が無い状態で取込を行なうと、ビデオ信号が入力されるまで、UNDER_WRITビットは"0"に戻りません。</p>
6. FRAME_INDEX(D3)が変化しない	<p>ノンインターレース(プログレッシブ)信号を入力している時は、ODD SYNC時は"1"、EVEN SYNC時は"0"を常に読み取ります(但し、263H/フレーム以上の信号を入力時は、262.5HでFRAME_INDEXがトグルし、次のフレームの0.5H後に本来のSYNCに戻ります)。F_SHUT=1(プログレッシブモード)ビットの設定時は常に"0"となります。</p>

